

Análisis del proceso de balanceo de voltaje en un arreglo de supercapacitores

Edgar Peralta Sánchez

Universidad Popular Autónoma del Estado de Puebla (UPAEP)
edgar.peralta@upaep.mx

Pedro Celestino Castellanos Morales

Universidad Popular Autónoma del Estado de Puebla (UPAEP)

Nayeli Itzel Hernández Zárate

Benemérita Universidad Autónoma de Puebla (BUAP)
nayitze@gmail.com

Gerardo Mino Aguilar

Benemérita Universidad Autónoma de Puebla (BUAP)

Beatriz E. Graniel García

Benemérita Universidad Autónoma de Puebla (BUAP)

Resumen

En este trabajo se presenta el análisis y validación experimental de una red de balanceo para supercapacitores. El problema de desbalanceo de voltaje cuando se conectan supercapacitores en serie es analizado, para lo anterior se introduce un modelo equivalente de supercapacitor y se estudian diferentes opciones de circuitos de balanceo. Mediante un modelo analítico se realiza el cálculo de la corriente de balanceo requerida para balancear una cadena de supercapacitores. Un estudio del impacto de condiciones iniciales de carga en los supercapacitores sobre el proceso de balanceo es presentado. Resultados de simulaciones y experimentales son mostrados para validar el análisis, modelado y simulación de la red de balanceo presentada.

Palabra(s) Clave(s): desbalanceo de voltaje en supercapacitores, redes de balanceo supercapacitor.

1. Introducción

Los supercapacitores (SC) son elementos de almacenamiento de energía que se caracterizan principalmente por sus altos valores de capacitancia y densidad de potencia, encontrándose en valores de capacitancia desde 1 F hasta 5000 F, su resistencia equivalente en serie (ESR) tiene una magnitud que se encuentra en el orden de mili Ohms y su voltaje nominal suele ir de 1.7 V a 3V, siendo 2.5 V y 2.7 V los valores más comunes en el mercado [1, 2]. Debido a su alta densidad de potencia y moderada de energía, se han hecho muy populares en las aplicaciones en las que se requieren almacenar moderadas cantidades de energía con altos valores de potencia. En dichas aplicaciones generalmente se requiere de conexión en serie de SC para alcanzar el voltaje requerido por la aplicación [4]. Ya que normalmente los SC no tienen valores de capacitancia aun siendo del mismo modelo y lote, cuando estos se conectan en serie se genera un desbalanceo de voltaje en el momento de la carga. El desbalanceo consiste en que no todas las celdas conectadas en serie se cargan al mismo valor, pudiéndose dar el caso que algunas de las celdas se carguen a un valor mayor del nominal acortando su tiempo de vida o en caso extremo dañándolas. En este trabajo se aborda el análisis de redes de balanceo que permiten que los voltajes individuales de SC conectados en serie se igualen evitando daños por sobre voltaje y aprovechando al máximo la capacitancia de cada SC en el arreglo en serie.

El artículo está conformado por secciones como sigue: en la sección 2 se presenta el modelo eléctrico equivalente del SC que se usará para simularlo. En la sección 3 se explica el problema de desbalanceo de voltaje con SCs conectados en serie. Las opciones de circuitos de balanceo de tipo disipativo y activo son presentadas en la sección 4. En la sección 5 se aborda el cálculo de corriente de balanceo para dos celdas con valores de capacitancia diferentes y se valida el cálculo realizado mediante una simulación. El impacto de las condiciones iniciales de carga de los SC en el proceso de balanceo se analiza en la sección 6. En la sección 7 se presenta el sistema experimental y los resultados obtenidos. Finalmente las conclusiones se presentan en la sección 8.

2. Modelo equivalente del supercapacitor

Existen varios modelos equivalentes para representar el comportamiento de los SC durante su estudio y simulación, en este trabajo el que se usa es el modelo equivalente RC (fig. 1), el cual está conformado por un capacitor ideal para representar la capacitancia y una resistencia conectada en serie la cual representa las pérdidas por conducción o la ESR [3, 4]. Generalmente el valor de la capacitancia para los

supercapacitores es de 1F hasta 5000 F y el valor de la ESR se encuentra en el orden de mili Ohms.

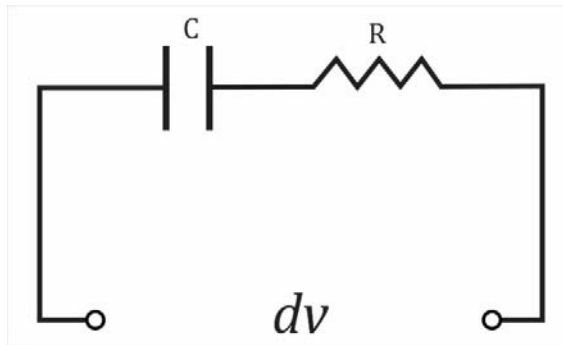


Fig. 1. Modelo equivalente RC del supercapacitor.

El comportamiento de este modelo está dado por la ecuación (1):

$$\Delta v = i \frac{\Delta t}{C} + iR \quad (1)$$

3. Desbalanceo de voltaje

Aunque los SC cuentan con grandes ventajas, su voltaje nominal es una de las principales limitantes en la mayoría de las aplicaciones, ya que van de 1.7 V a 3 V siendo 2.5 V y 2.7 V los valores más comunes en el mercado [1, 2], sin embargo, este inconveniente se supera conectando en serie varios SC con los mismos valores nominales [4, 5], este tipo de arreglo permiten que los SC puedan ser utilizados en la mayoría de las aplicaciones en las que se les requiera. Debido a que los valores de capacitancia de los SC no son los mismos aun y cuando estos sean del mismo modelo y lote resultando en un desbalanceo de voltaje que se presenta principalmente por dos razones, la primera es debida a la desigualdad en la capacitancia nominal de los SC y la segunda a la corriente de fuga [4]. Generalmente cuando se adquiere algún modelo de SC comercial, en la hoja de especificaciones el fabricante indica la capacitancia nominal y la capacitancia máxima o mínima, en general los supercapacitores presentan una tolerancia de hasta +20% de la capacitancia nominal para algunos modelos, mientras que para otros presentan -20% de la capacitancia nominal, esta variación en los valores nominales de los SC generan un desbalanceo de voltaje cuando estos se conectan en serie y se cargan [6, 7]. Durante la carga los SC con menor capacitancia

se cargaran más rápidamente que los SC con mayor capacitancia como se muestra en la fig. 2, es decir, si se tiene que el SC2 tienen una capacitancia mayor a la del SC1 ($C_{SC1} < C_{SC2}$), entonces el voltaje en el SC1 será mayor al voltaje en el SC2 ($V_{SC1} > V_{SC2}$), este comportamiento se conoce como desbalanceo de voltaje y podría ser dañino, ya que mientras algunos supercapacitores no se han cargado completamente otros podrían llegar a presentar sobre-voltaje. El desbalanceo de voltaje podría reducir el tiempo de vida de los SC e incluso su destrucción [2, 9].

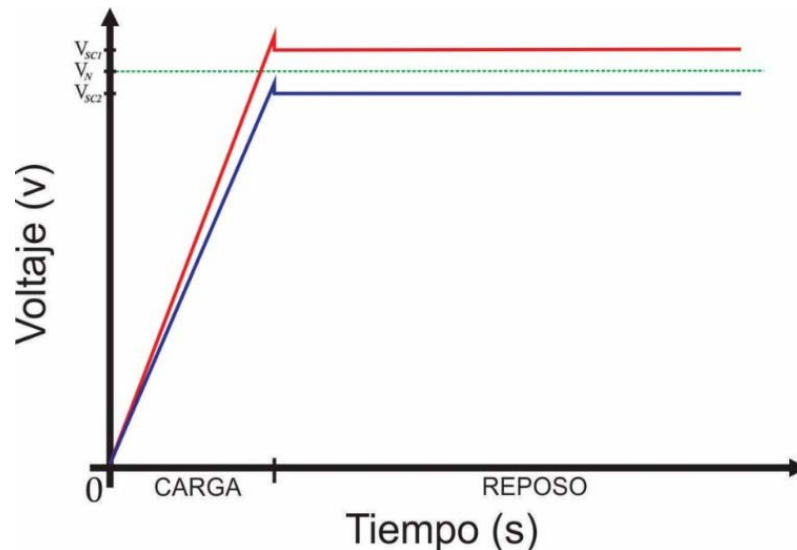


Fig. 2. Desbalanceo de voltaje cuando SC2 tienen una capacitancia mayor a la del SC1, V_N es el voltaje nominal de los SC.

4. Circuitos de balanceo de voltaje

Para evitar que el desbalanceo de voltaje se presente o dañe el sistema, se requiere de la implementación de circuitos de balanceo de voltaje. Los dos tipos principales de circuitos de balanceo de voltaje son, pasivos y activos. Los circuitos de balanceo de voltaje pasivos están formados comúnmente por una resistencia en paralelo con cada uno de los SC en la cadena como se muestra en la fig.3, y su finalidad es disipar la energía extra en el SC evitando que entre en estado de sobre voltaje, las recomendaciones generales sugieren que la resistencia debe desviar como máximo 10 veces la corriente de fuga del SC ya que desviar una mayor cantidad de corriente podría representar graves pérdidas de potencia previendo que este tipo de circuitos siempre está conectado [9, 10].

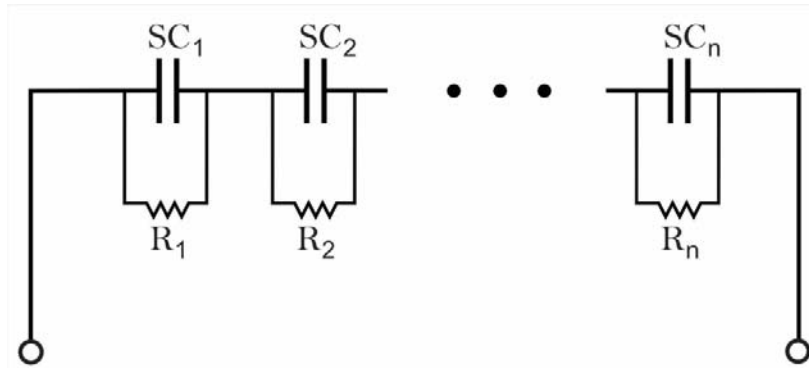


Fig. 3. Circuito pasivo de balanceo de voltaje.

Los circuitos de balanceo de voltaje activo pueden disipar o desviar la energía extra y se activan cuando el SC está por arriba de su voltaje nominal o cuando los niveles de voltaje de cada celda son diferentes entre sí, existen una gran cantidad de topologías y métodos como las que se mencionan en [8, 17], entre otros los métodos disipativos resistencia/interruptor (fig. 4), de desvío usando convertidores flyback, buck-boost, forward, etc.

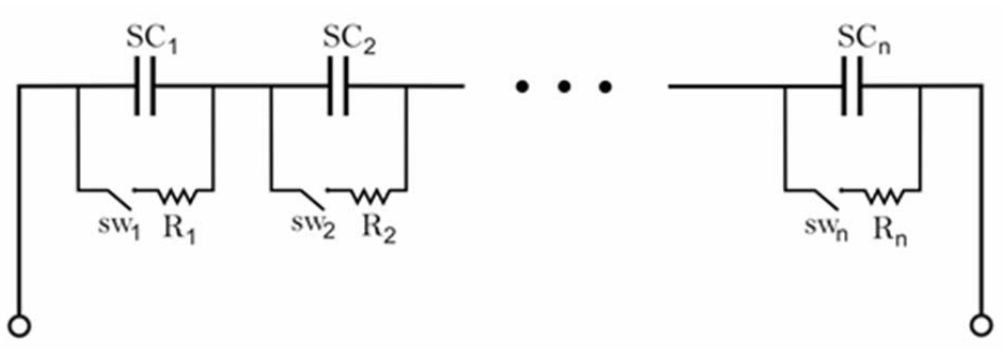


Fig. 4. Circuito de balanceo activo disipativo tipo resistencia/interruptor.

Entre los sistemas de balanceo activo, los de desvío de energía (Fig. 5) suelen ser los más eficientes ya que las pérdidas de potencia son menores.

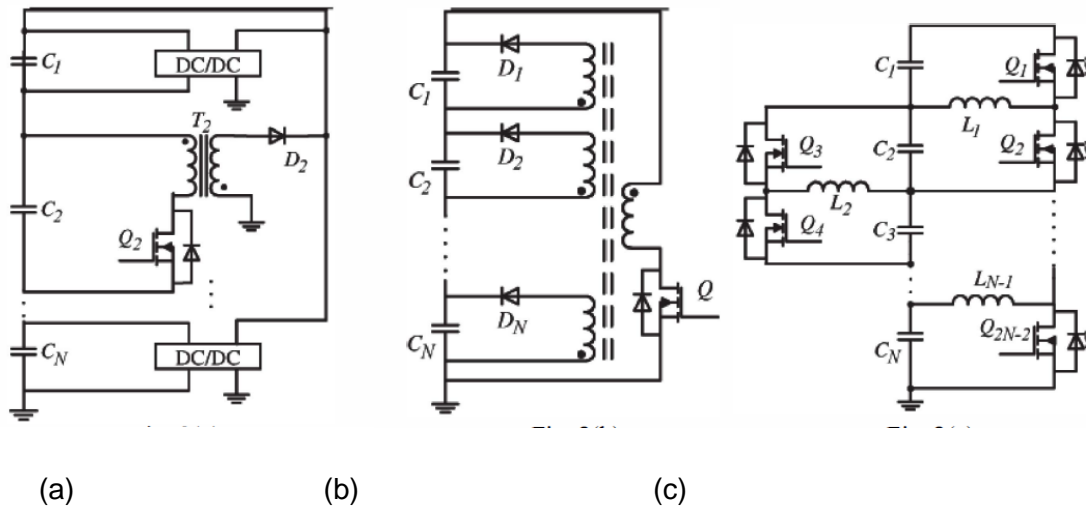


Fig. 5. Balanceo activo. a) basado en un convertidor flyback, b) basado en convertidor flyback con acoplamiento de inductor, c) basado en convertidor Buck-boost.

Los circuitos activos de balanceo de voltaje desvían corriente del SC con mayor voltaje a uno con menor voltaje, para lograr esto algunos autores recomiendan un sistema de control que se basa en los resultados de comparar entre si los voltajes de todos los SC en la cadena, sin embargo cuando el número de SC es muy grande el sistema se complica y se vuelve costoso, por lo que es mejor usar un sistema de balanceo que se active cuando uno los SC esté por arriba de su voltaje nominal, aunque el orden de los capacitores no es algo que se aborde en los documentos existentes, es fácil deducir que para circuitos de balanceo de voltaje activos de desviación de energía que se activan cuando el voltaje nominal se supera, es importante tomar en cuenta el valor capacitivo de cada SC y formar el arreglo en serie con los SC ordenados de menor a mayor capacitancia, tomando en cuenta que el SC con menor capacitancia debe estar al principio de la cadena y el de mayor capacitancia al final de la cadena ya que esto garantiza que la energía se transmita en su gran mayoría y no se disipe.

El circuito de balanceo utilizado en este trabajo es del tipo activo, el cual se activa cuando el voltaje de celda está por arriba del voltaje nominal y se describe con detalle en [17].

5. Corriente de balanceo

Para algunas aplicaciones se requiere que los tiempos de carga y descarga sean cortos por lo que es muy importante que las redes de balanceo logren el balanceo de voltaje entre las celdas lo más rápido posible. La velocidad de balanceo dependerá

principalmente de la cantidad de corriente que el circuito de balanceo sea capaz de desviar [18].

Durante el desarrollo del trabajo reportado en este artículo surgió la pregunta de ¿cuál es la corriente de balanceo ideal?, es decir la corriente que permitiría un balanceo instantáneo, esto puede ser calculado a partir de la tolerancia en el valor nominal de la capacitancia de los SC y del modelo equivalente RC, para el caso particular de los SC de la serie K2 de Maxwell Technologies® Inc. que se usaron en este trabajo, la tolerancia en la capacitancia es de +20%.

Como se mencionó en la sección 2, el desbalanceo de voltaje se presenta principalmente por las variaciones en la capacitancia nominal de los SC, por lo que para realizar el cálculo de la corriente de balanceo ideal se empieza suponiendo un arreglo en serie de 2 SC con el valor de sus capacitancias en la frontera, es decir el SC1 con valor igual a la capacitancia nominal, mientras que el SC2 con valor de la capacitancia nominal más el 20% de la misma, y dado que están en serie la corriente i y el tiempo durante el que se cargarán o descargarán (Δt) son los mismos para ambos. Ya que se quiere conocer la compensación en corriente para obtener el mismo voltaje en ambas celdas tenemos que i_{SC1} es la corriente en SC1 e i_{SC2} es la corriente en SC2, además $i = i_{SC1} = i_{SC2}$. En la tabla 1 se resumen los valores supuestos para el análisis.

Valores de los Supercapacitores	
SC1	SC2
$C_{SC1} = C_N$	$C_{SC2} = 1.2C_N$
$ESR_{SC1} = ESR_N = R$	$ESR_{SC2} = ESR_N = R$
$i = i_{SC1}$	$i = i_{SC2}$

Tabla 1. Valores de los dos supercapacitores conectados en serie.

Dado que se desea obtener el mismo voltaje en ambos SC tenemos la siguiente expresión.

$$\Delta V_{SC1} = \Delta V_{SC2} \quad (2)$$

Considerando la ecuación (1), la ecuación (2) se puede reescribir como sigue

$$i \frac{\Delta t}{C_{SC1}} + iR = i \frac{\Delta t}{C_{SC2}} + iR \quad (3)$$

de donde:

$$i \frac{\Delta t}{C_{SC1}} = i \frac{\Delta t}{C_{SC2}} \quad (4)$$

Substituyendo los valores del SC1 y SC2, respectivamente en (4), tenemos

$$i_{SC1} \frac{\Delta t}{C_N} = i_{SC2} \frac{\Delta t}{1.2C_N} \quad (5)$$

Despejando la i_{SC1} de la ecuación (5) tenemos que

$$i_{SC1} = \frac{i_{SC2}}{(1.2)} \quad \text{ó} \quad 1.2 i_{SC1} = i_{SC2} \quad (6)$$

La ecuación (6) indica que para que los voltajes de los dos SC en la cadena sean iguales se debe suministrar o sustraer un 20% de la corriente de carga, sin embargo la substracción de corriente implicaría un proceso de carga más largo y perdidas de potencia, por lo que lo mejor sería poder suministrar al SC2 (de mayor capacitancia) un 20% más de la corriente de carga. Este resultado se verificó mediante una simulación en PSIM usando el diagrama mostrado en la fig. 6, la fuente de corriente de balanceo es independiente a la fuente de corriente de carga, los conmutadores SW1 Y SW2 se encargan de interrumpir la carga de los supercapacitores y los conmutadores SW3 y SW4 se encargan de interrumpir la corriente de balanceo cuando el periodo de carga ha concluido, los supercapacitores son representados por un capacitor y una resistencia en serie. Para el SC1 se tienen los siguientes valores $C_{SC1} = 3000$ y $ESR_{SC1} = 29m\Omega$ y el SC2 tiene $C_{SC2} = 3600F$ y $ESR_{SC2} = 29m\Omega$.

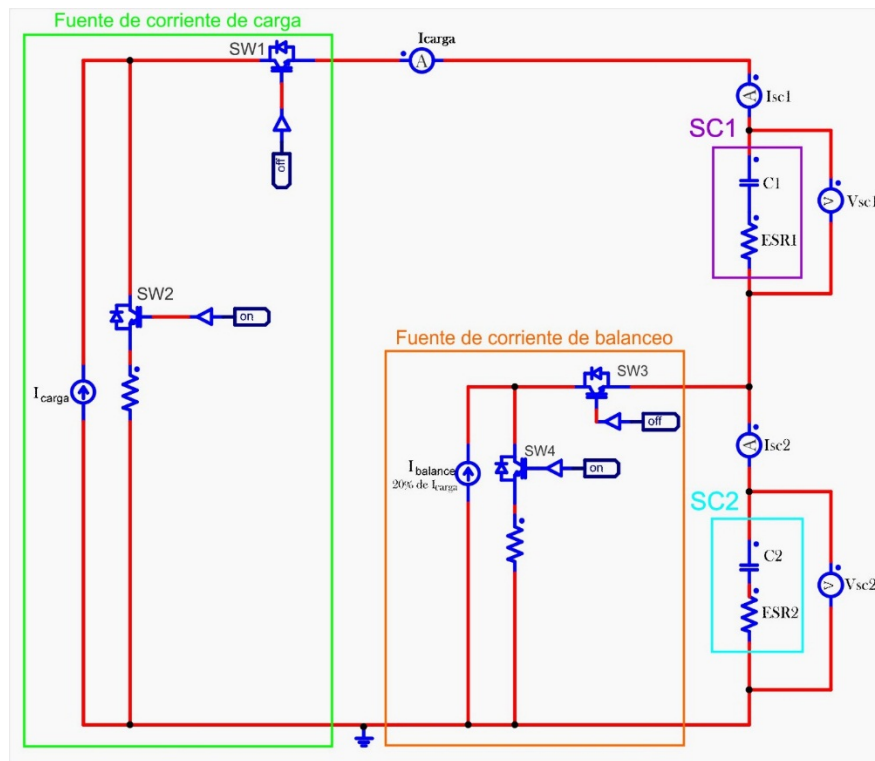


Fig. 6. Diagrama de la simulación realizada en PSIM.

La fig. 7.a muestra el comportamiento de carga de los SC conectados en serie sin corriente de balanceo, los SC alcanzan voltajes diferentes, la diferencia de voltaje entre

los capacitores es de 0.458V y se muestra en la fig. 7.b. La corriente de carga en este caso es de 20 A durante 436.68 segundos como se muestra en la fig. 7.c.

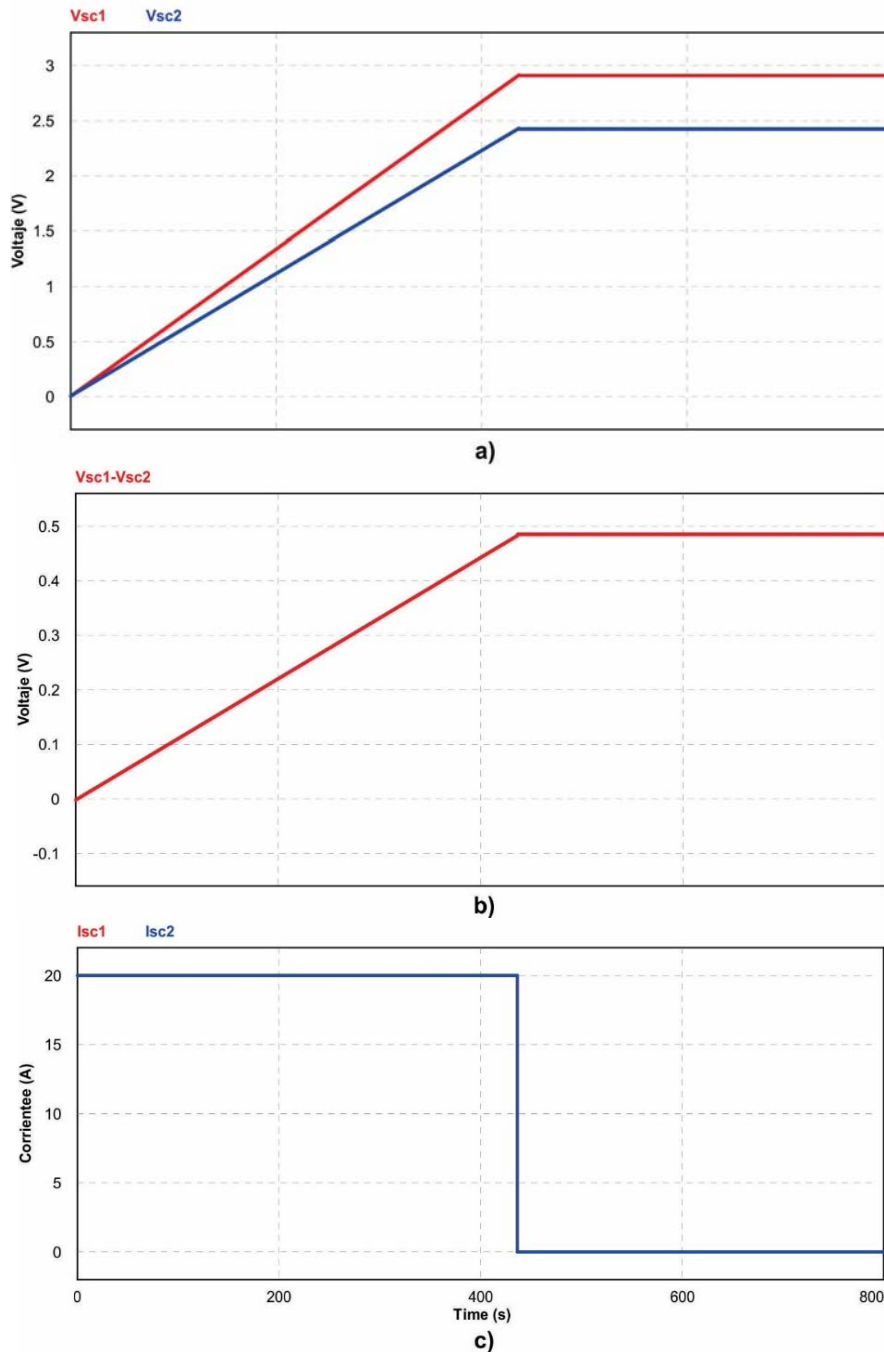


Fig. 7. Carga de los SC sin corriente de balanceo y con corriente de carga de 20 A. a) voltajes en el SC1 y SC2, b) $V_{sc2}-V_{sc1}$, c) corrientes en el SC1 y SC2 durante la carga.

La fig. 8 muestra el comportamiento de carga de los SC conectados en serie con una corriente de carga de 20 A y una corriente de balanceo de 4 A (20% de la corriente de carga), en la fig.8.a se puede apreciar que los SC se cargan al mismo nivel de voltaje en todo momento, la Fig.8.b muestra la diferencia de voltaje entre el SC1 y el SC2 la cual es de 3mV durante la carga y de 0V en reposo. Los resultados de la simulación confirman lo calculado teóricamente. La simulación se realizó para distintos valores de corriente de carga obteniendo resultados similares.

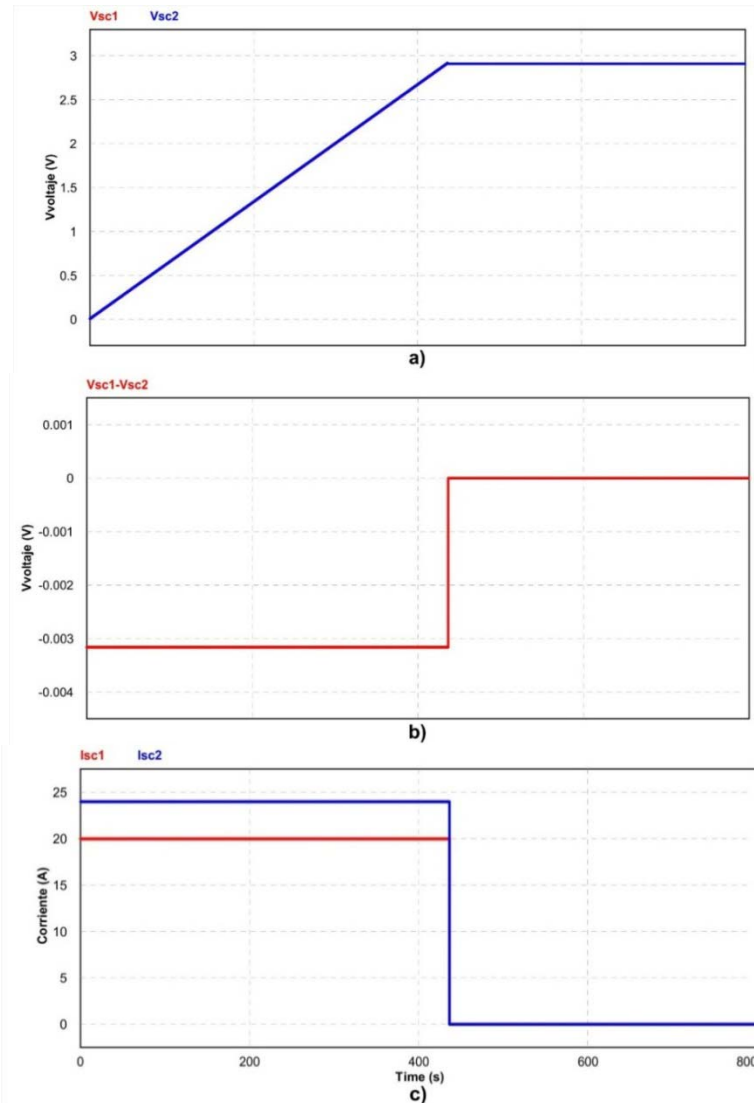


Fig. 8. Carga de los supercapacitores con corrientes de balanceo de 4 A y de carga de 20 A. a) Voltajes en el SC1 y SC2 durante la carga, b) $V_{sc2}-V_{sc1}$, c) corrientes en SC1 y SC2 durante la carga.

6. Condiciones iniciales

Cuando se diseña un módulo de SC se debe tener en cuenta que aunque los SC son capaces de trabajar en el rango de 0V a su voltaje nominal, en la mayoría de las aplicaciones los SC se descargan solo a la mitad de su voltaje nominal, ya que el 75% de la energía disponible del SC se obtiene al descargarlos a la mitad [5] [18].

Tomando en cuenta lo mencionado anteriormente, una vez que los SC son cargados completamente y balanceados adecuadamente es posible que los circuitos de balanceo no se vuelvan a activar o se activen después de varios ciclos de carga y descarga, ya que al ser cargados completamente y balanceados las condiciones iniciales de voltaje en los SC cambian y el desbalanceo ahora se presentará únicamente durante la descarga [4] entonces las celdas no deberían entrar en estado de sobre voltaje por lo que las redes de balanceo ya no se activarán. El desbalanceo de voltaje se seguirá presentando, pero este se presentara a la media carga del SC, como se muestra en la Fig. 9. por lo que ya no representara riesgo alguno para la integridad física y energética del módulo.

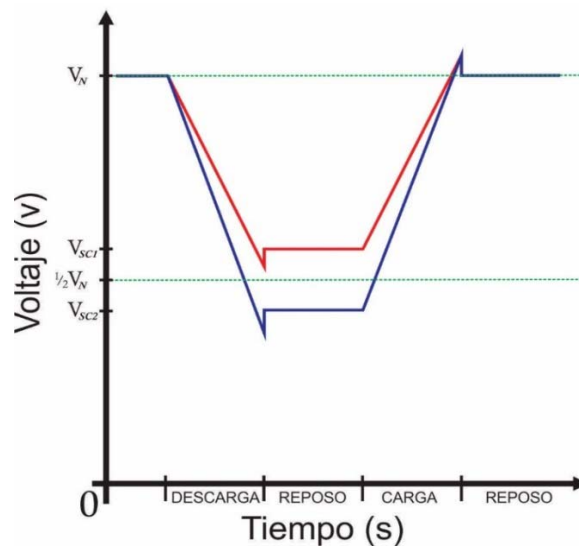


Fig. 9. Desbalanceo cuando las condiciones iniciales de voltaje en el SC son igual al voltaje nominal V_N .

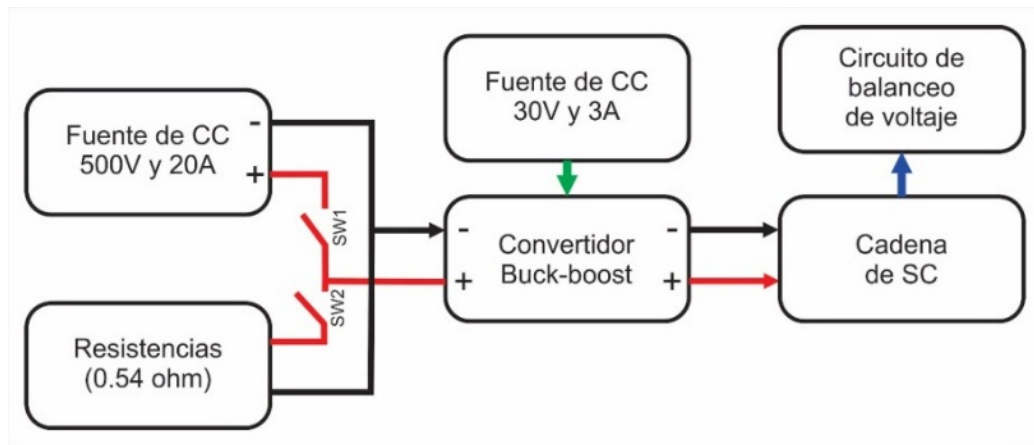
7. Resultados experimentales

El sistema experimental utilizado durante las pruebas se muestra en el diagrama a bloques de la fig. 10 (a) y en fotografía en la fig. 10 (b). Está formado por un convertidor CD/CD de subida-bajada que permite cargar y descargar los SC. El convertidor es de 2 kW y está controlado por un DSP para permitir cargar y descargar los SC a corriente constante. Se probó un arreglo en serie de supercapacitores formado por tres SC cuyas características se muestran en la tabla 2, un módulo de resistencias de $75 \Omega @ 10 kW$, y un circuito de balanceo de Maxwell Technologies.

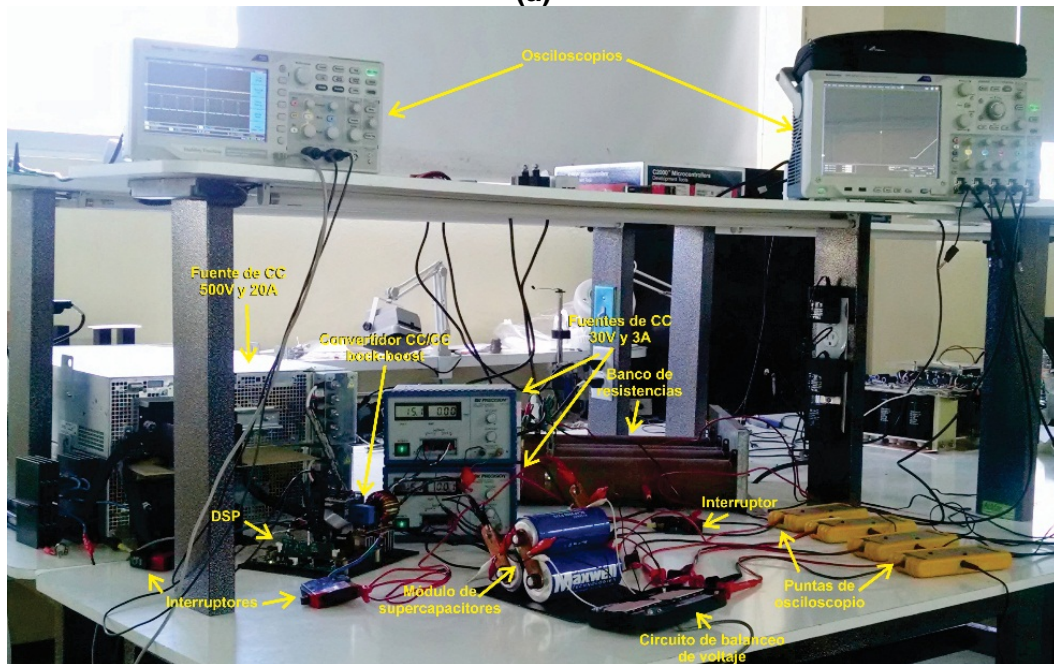
	Capacitancia	ESR	Voltaje Nominal	Voltaje Máximo
SC1	3102.7	0.202	2.7V	2.8V
SC2	3177.1	0.207	2.7V	2.8V
SC3	3243.3	0.215	2.7V	2.8V
Cadena	794.47	0.836	10.8V	11.2V

Tabla 2. Valores de los tres supercapacitores conectados en serie para las pruebas.

Se usó una fuente de CC de 500 V @20 A, para alimentar el lado de alta del convertidor CD/CD y poder cargar los SC por el lado de bajada. Para descargar los SC se usó un módulo de resistencias conectadas en el lado de alta del convertidor. La cadena de SC se conectó en el lado de bajada del convertidor.



(a)



(b)

Fig. 10. Sistema de prueba. a) diagrama de conexión para el sistema de prueba. b) foto del sistema de prueba experimental.

El circuito de balanceo de Maxwell se conecta a los SC como se muestra en la fig. 11. Ya que el convertidor trabaja en modo bajada cuando los SC se cargan y subida cuando los SC se descargan, se colocaron dos interruptores; cuando $SW1$ está cerrado y $SW2$ está abierto solo la fuente está conectada al convertidor (periodo de carga) y cuando $SW1$ está abierto y $SW2$ está cerrado solo las resistencias están conectadas (periodo de descarga).

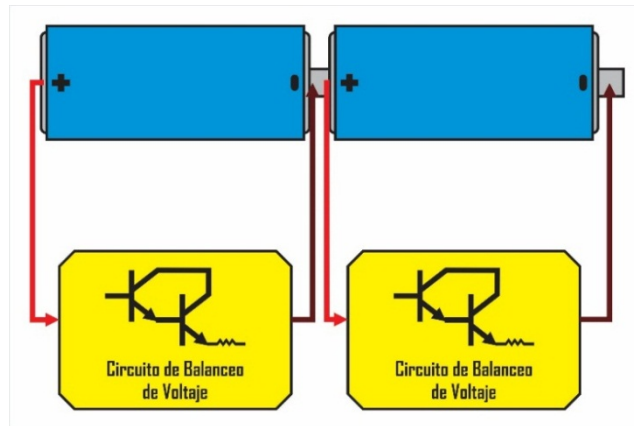


Fig. 11. Diagrama de conexión de los SC con las redes de balanceo.

Para las pruebas experimentales, primero el arreglo en serie de 3 SC se cargaron a 15 A constantes y con un voltaje de 8.1 V sin circuito de balanceo, con la finalidad de verificar que existe un desbalanceo, es decir que el voltaje de cada una de las celdas es diferente entre sí. Con el fin de evitar daños en los SC la carga se detuvo en el momento en el que el SC1 alcanzó 2.7V, usando como referencia el voltaje del SC1 podemos notar que el voltaje del SC3 está aproximadamente 0.320V por debajo del SC1 mientras que el SC2 se encuentra 0.220V debajo del voltaje del SC3, esto se muestra en la figura 12.

Para probar el método de balanceo por inicialización de voltaje, el arreglo en serie se descarga por completo y después se procede a cargar por completo pero con los circuitos de balanceo conectados a los SC, para lograr que los SC se carguen completamente y se balanceen adecuadamente se debe cargar el arreglo hasta su voltaje máximo para asegurarse de que cada una de las redes de balanceo se han activado, la carga se realiza a 15 A constantes y un voltaje de 8.5 V, posteriormente se detiene la carga y se espera a que las redes de balanceo se desactiven, lo cual sucede cuando el arreglo alcanza los 8.1 V o cuando en cada uno de los supercapacitores se tienen 2.7 V, este proceso se muestra en la fig. 13, una vez que cada uno de los SC en el arreglo tiene el mismo voltaje, se procede a someterlos a los ciclos de carga y descarga.

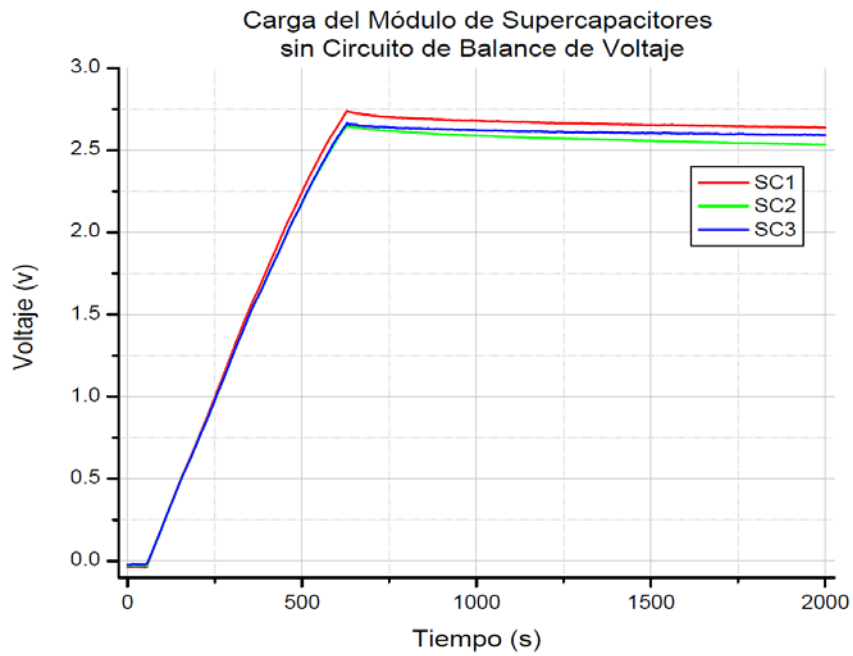


Fig. 12. Resultado experimental del proceso de carga de los SC sin circuito de balanceo de voltaje.

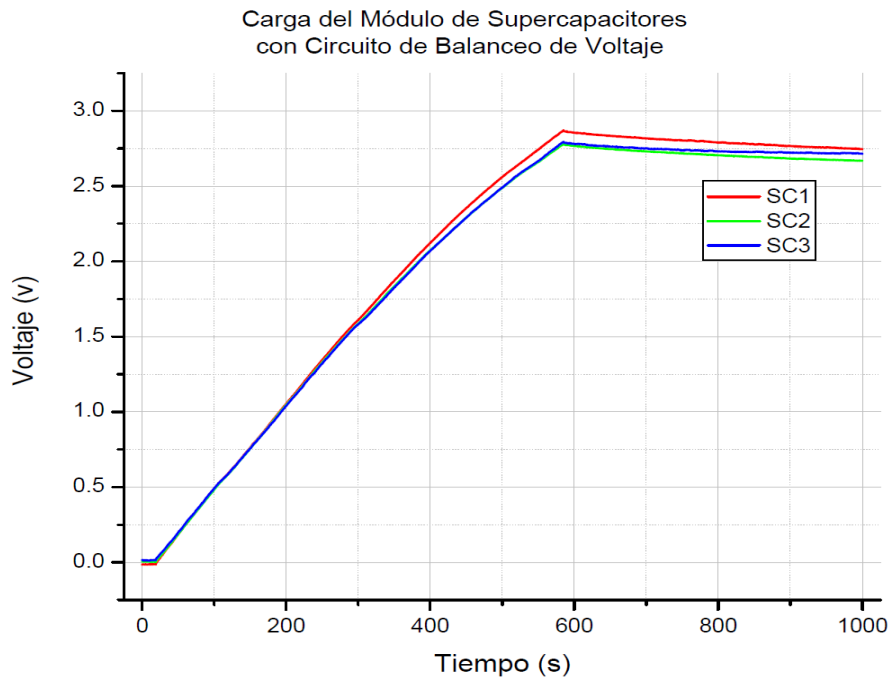


Fig. 13. Resultado experimental del proceso de carga y balanceo del arreglo en serie de SC con circuito de balanceo de Maxwell Technologies.

Posteriormente los SC ya cargados y balanceados se someten a un ciclo de carga y descarga. Durante este proceso los circuitos de balanceo no se activaron en ningún momento ya que ninguno de los SC presentó sobre voltaje, y como se muestra en la fig. 14 el desbalanceo de voltaje ya no se presenta durante la carga sino que ahora se presenta durante la descarga, donde no representa ningún peligro para los SC.

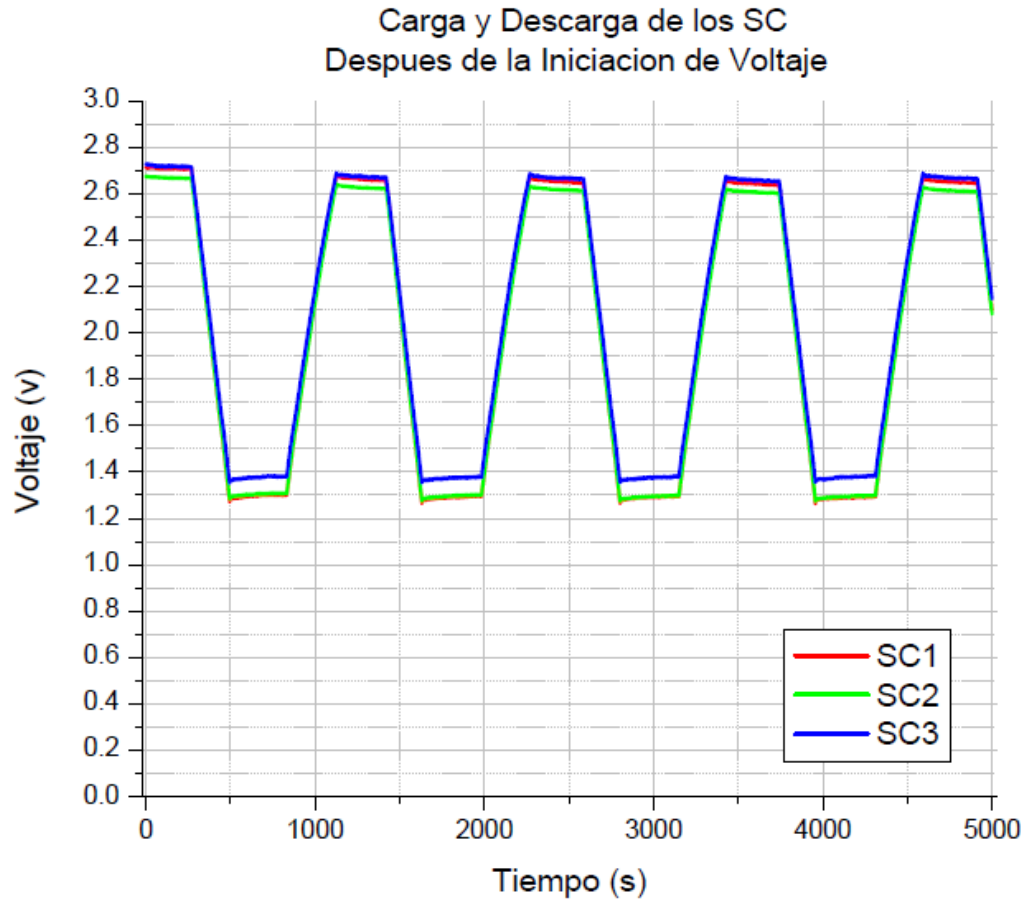


Fig. 14. Resultado experimental de la carga y descarga de los SC después de la inicialización de voltaje.

8. Conclusiones

En este artículo se abordó el análisis de las redes de balanceo como solución al problema de desbalanceo de voltaje que se presenta cuando se conectan supercapacitores en serie. Se probó que la red de balanceo opera principalmente en el primer proceso de carga y que una vez que se han cargado y balanceado adecuadamente, los circuitos de balanceo no se activarán al menos que por alguna

razón los supercapacitores se carguen más allá de su voltaje nominal, en cuyo caso los circuitos de balanceo juegan el papel de protegerlos disipando de la carga extra, o que en algún momento se requiera descargar por completo los SC regresando a las condiciones iniciales de $V = 0$ para cada celda.

9. Agradecimientos

Los autores agradecen al fondo mixto CONACYT-Gobierno del D.F. por el apoyo para la realización de este trabajo a través del proyecto “Sistemas de ahorro de energía para los trenes del Metro de la Ciudad de México” con clave 152954.

10. Referencias

- [1] Electrochemical Capacitor Characterization for Electric Utility Applications. Disponible: [http://zanran_storage.s3.amazonaws.com/scholar.lib.vt.edu/Content Pages/3808681.pdf](http://zanran_storage.s3.amazonaws.com/scholar.lib.vt.edu/Content%20Pages/3808681.pdf).
- [2] Series Connection of Supercapacitors: Comparative Study of Solutions for the Active Equalization of the Voltages. Disponible: http://www.ee.bgu.ac.il/~pedesign/Graduate_problem_papers/Papers_2011/Super_cap_barrade_electrimacs_02.pdf.
- [3] Maxwell Technologies® Inc, Application Note: Maxwell Technologies Test Procedures for Capacitance, ESR, Leakage Current and Self-Discharge Characterizations of Ultracapacitors. Disponible: http://www.maxwell.com/images/documents/technote_maxwelltestprocedures.pdf.
- [4] Study of Supercapacitors in the Application of Power Electronics. Disponible: <http://www.wseas.us/e-library/transactions/circuits/2009/29-364.pdf>.
- [5] Maxwell Technologies® Inc, BOOSTCAP Ultracapacitors. Applications Notes: Cell Sizing. Disponible: http://www.maxwell.com/images/documents/technote_how_to_determine_the_appropriate_size.pdf.
- [6] Maxwell Technologies® Inc, Datasheet K2 Ultracapacitors 2.7V Series. Disponible: http://www.maxwell.com/images/documents/K2Series_DS_1015370_5_20141104.pdf.
- [7] Maxwell Technologies® Inc, Datasheet HC Series Ultracapacitors. Disponible: http://www.maxwell.com/images/documents/hcseries_ds_1013793-9.pdf.

- [8] Comparison of the Different Circuits Used for Balancing the Voltage of Supercapacitors: Studying Performance and Lifetime of Supercapacitors. Disponible: <https://hal.archives-ouvertes.fr/hal-00411482/>.
- [9] Overview of supercapacitor cell voltage balancing methods for an electric vehicle. Disponible: <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=6579196&isnumber=6579060>.
- [10] Cell Balancing & Supercapacitors. Disponible: <http://www.kemet.com/Lists/TechnicalArticles/Attachments/125/2013-11%20Cell%20Balancing%20and%20KEMET%20Supercapacitors.pdf>.
- [11] H. Ertl, T. Wiesinger, J. W. Kolar, Active voltage balancing of DC-link electrolytic capacitors. Disponible: <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4694796&isnumber=4694789>.
- [12] Research on dynamic voltage equalization circuit for series connected ultracapacitors. Disponible: <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4939550&isnumber=4939482>.
- [13] Research on Voltage Equalization of Serial Ultracapacitors. Disponible: <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=5138578&isnumber=5138149>.
- [14] DC Link Capacitors Voltage Balancing in Diode-Clamped Multilevel Inverter. Disponible: <http://psrcentre.org/images/extraimages/1012072.pdf>
- [15] Evaluation of the New Sensorless Approach in Energy Storage Charge Balancing. Disponible: <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4211260&isnumber=4211250>.
- [16] Forward fly-back voltage balancing circuit for series connected super capacitors using digital control. Disponible: <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=6749784&isnumber=6749720>.

- [17] Markus Einhorn, Fiorentino Valerio Conte, Juergen Fleig, "Improving of Active Cell Balancing by Equalizing the Cell Energy Instead of the Cell Voltage". World Electric Vehicle Journal Vol. 4. 2010.
- [18] Maxwell Technologies® Inc, Maxwell Active Cell Voltage Management Electronics. Disponible: https://www.tecategroup.com/app_notes/MAXWELL_Active_Cell_Voltage_Management_Electronics_rev1.pdf.
- [19] Maxwell Technologies® Inc., White Paper: Design Considerations for Ultracapacitors. Disponible: http://www.maxwell.com/images/documents/technote_designinguide.pdf.