

SIMULACIÓN DE DOS TIPOS DE REDES NEURONALES PARA LA DETECCIÓN DE FALLAS EN INTERRUPTORES DE UN INVERSOR *PUENTE H* DE SIETE NIVELES

SIMULATION OF TWO TYPES OF NEURAL NETWORKS FOR FAULT DETECTION IN SWITCHES OF A SEVEN LEVELS H – BRIDGE INVERTER

Eliseo Guzmán Rodríguez

Tecnológico Nacional de México / ITS de Irapuato, México
mip24110006@irapuato.tecnm.mx

Gilberto Muñoz Moreno

Tecnológico Nacional de México / ITS de Irapuato, México
gilberto.mm@irapuato.tecnm.mx

Marcos Jesús Villaseñor Aguilar

Tecnológico Nacional de México / ITS de Irapuato, México
marcos.va@irapuato.tecnm.mx

José Juan Alfaro Rodríguez

Tecnológico Nacional de México / ITS de Irapuato, México
jose.ar@irapuato.tecnm.mx

Adolfo Rafael López Núñez

Tecnológico Nacional de México / ITS de Irapuato, México
adolfo.ln@irapuato.tecnm.mx

Mario Alberto Juárez Balderas

Tecnológico Nacional de México / ITS de Irapuato, México
mario.jb@irapuato.tecnm.mx

José Miguel Sosa Zúñiga

Tecnológico Nacional de México / ITS de Irapuato, México
jose.sz@irapuato.tecnm.mx

Recepción: 21/noviembre/2025

Aceptación: 24/diciembre/2025

Resumen

En el presente artículo se estudia la aplicación de redes neuronales artificiales para la detección de fallas en sistemas de electrónica de potencia. Como caso de estudio, se simula un inversor multinivel tipo *puente H* en cascada (CHB) de siete niveles, capaz de generar formas de onda de mayor calidad con baja distorsión

armónica total (THD), pero cuyo elevado número de interruptores incrementa la probabilidad de fallas, enfocándose en fallas de circuito abierto. Con datos obtenidos en simulación bajo operación normal y con fallas en interruptores específicos, se desarrollan y entrenan dos modelos: uno multicapa (MLP) y otro de capa única. Los resultados indican que ambas arquitecturas identificaron correctamente todas las fallas, aunque la MLP mostró un proceso de entrenamiento más estable. Se concluye que el método propuesto es efectivo, requiere pocos parámetros y puede adaptarse a otras topologías de inversores.

Palabras Clave: Detección de fallas, inversor multinivel, MLP, *puente H* en cascada, red de capa única, THD.

Abstract

This study investigates the application of artificial neural networks for fault detection in power electronics systems. As a case study, a seven-level cascaded H-bridge (CHB) multilevel inverter is simulated. While this topology can generate high-quality waveforms with low total harmonic distortion (THD), the large number of switches increases the likelihood of faults, with this work focusing specifically on open-circuit conditions. Simulation data are obtained under both normal operation and fault scenarios involving specific switches, and are used to develop and train two models: a multilayer perceptron (MLP) and a single-layer network. Results show that both architectures correctly identified all fault cases, although the MLP exhibited a more stable training process. It is concluded that the proposed method is effective, requires few input parameters, and can be adapted to other inverter topologies and fault types.

Keywords: Cascaded H-bridge, fault detection, MLP, multilevel inverter, single-layer network, THD.

1. Introducción

La transición energética y la electrificación de cargas han impulsado convertidores más eficientes y confiables. Los inversores multinivel destacan por reducir esfuerzos de conmutación por dispositivo y mejorar la calidad de la forma de

onda a la salida en aplicaciones conectadas a red o en variadores de velocidad [Izaurieta, 2012], [Mohan, 2003].

En particular, el *punto H* en cascada (CHB) permite escalar la tensión mediante celdas modulares, sin embargo, un mayor número de semiconductores incrementa la probabilidad de fallas, afectando la continuidad operativa y la calidad de la energía [Torrecilla, 2017], [Izaurieta, 2012].

La detección temprana de fallas del interruptor (circuito abierto o cortocircuito) es crítica para evitar daños y degradación del desempeño. Los enfoques basados en parámetros de salida constituyen señales de diagnóstico útiles, pero pueden no ser suficientemente robustos bajo condiciones variables de operación [Torrecilla, 2017], [Izaurieta, 2012], [Martínez-Vera, 2024]. Las redes neuronales artificiales (RNA) son una buena opción para el reconocimiento de patrones en señales eléctricas [Izaurieta, 2012], [Parra, 2019.], [Martínez-Vera, 2024], [Khomfoi, 2007], [Induja, 2024].

Inversor multinivel

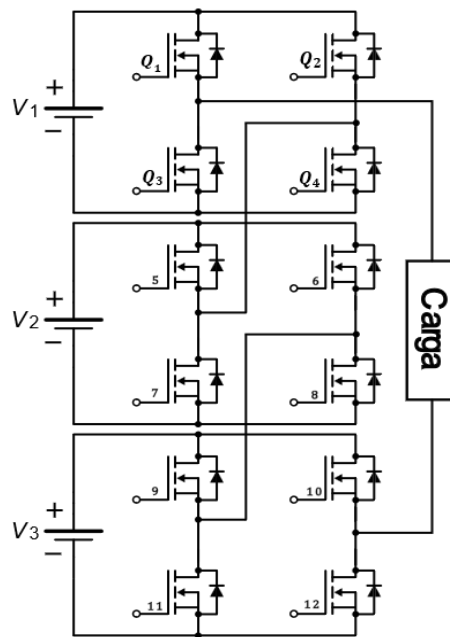
Un inversor multinivel convierte una entrada de voltaje de CD en una forma de onda de CA utilizando múltiples niveles de tensión de CD, lo que reduce el contenido armónico y, por ende, disminuye la THD, mejorando las condiciones para filtros y máquinas eléctricas [Rashid, 2014], [Mohan, 2003]. Entre las topologías clásicas se encuentran: diodos enclavados (NPC), capacitores flotantes (flying-capacitor) y el *punto H* en cascada (CHB). En esta última, se conectan en serie N celdas *punto H*, cada una alimentada por una fuente de tensión aislada, generando un total de $2N + 1$ niveles en la forma de onda de salida, Figura 1. Esta estructura destaca por su elevada modularidad, escalabilidad y capacidad para distribuir el esfuerzo eléctrico entre los dispositivos, lo que la hace idónea para aplicaciones de media tensión [Bose, 2002], [Rodríguez, 2010].

Falla de interruptores

Los semiconductores de potencia (MOSFET, IGBT) pueden fallar por estrés eléctrico/térmico o envejecimiento. Las fallas típicas son: circuito abierto (el

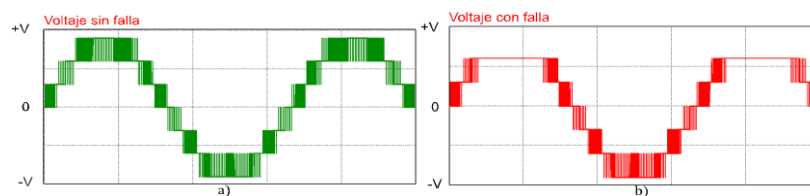
dispositivo no conduce cuando debe) y cortocircuito (conducción no deseada) [Torrecilla, 2017], [Rashid, 2014].

En CHB, una falla de circuito abierto en una celda altera la secuencia de niveles y puede generar asimetrías, escalones faltantes y cambios medibles en valores RMS y promedio, así como en el espectro de la salida como se muestra en la Figura 2. Estos datos pueden emplearse para diagnóstico [Torrecilla, 2017], [Rashid, 2014]. Donde cada interruptor puede generar una distorsión distinta a la salida.



Fuente: elaboración propia

Figura 1 Esquema de un inversor puente H en cascada de siete niveles.



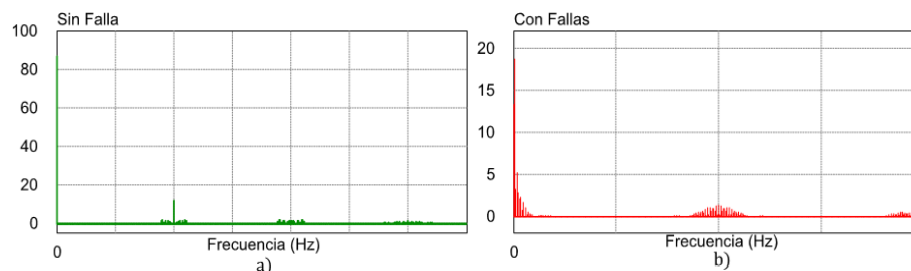
Fuente: elaboración propia

Figura 2 Formas de onda de salida bajo caso sin falla y falla de circuito abierto en S1.

Calidad de la energía

La calidad de la energía se evalúa mediante parámetros como el valor RMS, promedio y pico de la tensión o corriente, así como la distorsión armónica total

(THD). Una falla en los semiconductores de potencia puede alterar significativamente estos valores, provocando desequilibrios, reducción de niveles de tensión o incremento de componentes armónicas como se muestra en la Figura 3. Tales variaciones afectan la compatibilidad electromagnética y aumentan las pérdidas, por lo que normas como la IEEE Std 519-2014 establecen límites estrictos de distorsión [Rashid, 2014], [IEEE, 2014]. En aplicaciones de diagnóstico, cambios en el RMS o el promedio, son señales claras de fallas en los dispositivos de conmutación [Torrecilla, 2017], [Rashid, 2014].



Fuente: elaboración propia

Figura 3 Espectro armónico (THD) en operación sin falla y bajo falla de interruptores.

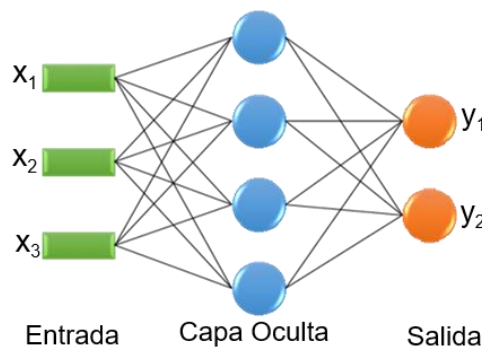
Redes neuronales artificiales

Las redes neuronales artificiales (RNA, por sus siglas en inglés) son modelos computacionales inspirados en el funcionamiento del cerebro humano. Estas redes están conformadas por unidades de procesamiento llamadas neuronas artificiales, organizadas en capas y conectadas entre sí mediante enlaces con pesos ajustables. Estos pesos determinan la influencia que cada señal de entrada tiene sobre la salida de una neurona y son el principal parámetro que se modifica durante el proceso de entrenamiento [Izaurieta, 2012].

La función principal de una RNA es transformar un conjunto de entradas en una salida deseada. Esto se logra mediante un proceso de aprendizaje basado en datos, en el cual la red ajusta sus pesos internos a partir de ejemplos previamente conocidos, utilizando algoritmos de optimización. Así, la red aprende a identificar patrones complejos en los datos y generaliza su comportamiento ante nuevas entradas [Haykin, 2009]. Una red neuronal típica consta de tres tipos de capas: una capa de entrada, una o más capas ocultas y una capa de salida. Cada neurona de

una capa se conecta con las neuronas de la siguiente mediante enlaces ponderados, y en cada conexión se aplica una función de activación que introduce no linealidad al sistema, permitiendo representar relaciones complejas entre variables [Izaurieta, 2012].

En la Figura 4 se muestra una red neuronal simple con una capa de entrada, una capa oculta y una capa de salida. Las entradas están representadas como x_1, x_2, x_3 y la salida como y_1, y_2 .



Fuente: elaboración propia

Figura 4 Esquema de una red neuronal: entrada, capa oculta y salidas.

El comportamiento general de una neurona se describe mediante la Ecuación 1. Donde f es la función de activación, w_i los pesos sinápticos, x_i las entradas, b el sesgo y, y la salida resultante.

$$y = f\left(\sum_{i=1}^n w_i x_i + b\right) \quad (1)$$

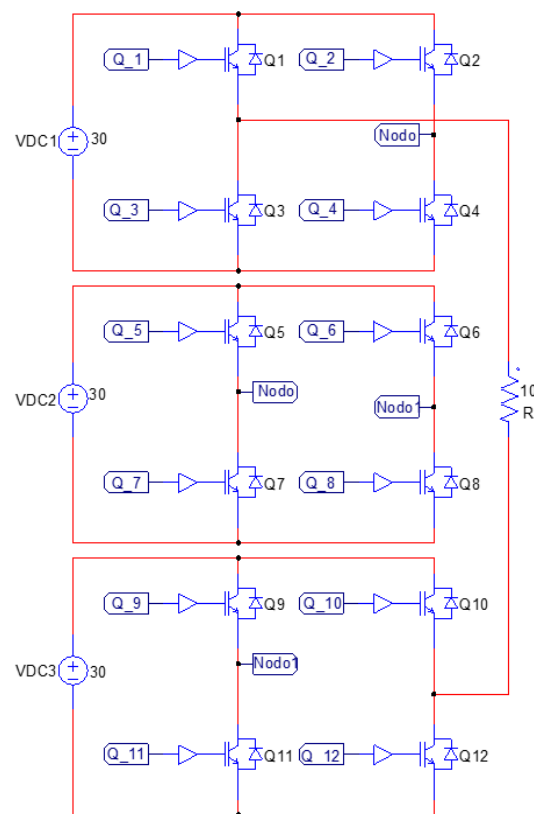
Su capacidad para modelar relaciones no lineales entre variables las hace adecuadas para sistemas complejos donde los métodos tradicionales resultan insuficientes [Parra, 2019].

Entre las diversas arquitecturas, el perceptrón multicapa (MLP, por sus siglas en inglés) es una de las más utilizadas. Se trata de una red neuronal tipo feedforward, donde la información fluye en una única dirección desde la capa de entrada hasta la capa de salida, sin retroalimentación. El MLP requiere un algoritmo de aprendizaje supervisado [Banda, 2024]. Cada neurona dentro del MLP calcula una combinación lineal ponderada de sus entradas, la cual es transformada mediante una función de

activación. Durante el proceso de entrenamiento, la red ajusta sus pesos internos con el objetivo de minimizar el error entre la salida obtenida y la salida deseada. Este entrenamiento se realiza a lo largo de múltiples épocas, que representan el número de veces que todo el conjunto de datos de entrenamiento se presenta a la red para ajustar sus parámetros [Martínez, 2024]. Este proceso permite que el modelo aprenda a identificar patrones complejos y a generalizar correctamente ante nuevas entradas [Parra, 2019].

2. Métodos

En la Figura 5 se muestra el diagrama implementado en PSIM correspondiente a un inversor multinivel tipo *punto H* en cascada de siete niveles.



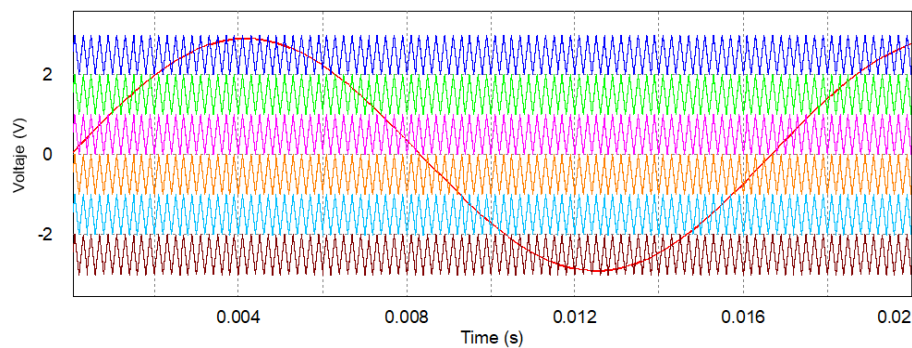
Fuente: elaboración propia

Figura 5 Diagrama del inversor implementado en PSIM.

El sistema está conformado por tres celdas *punto H* conectadas en serie, cada una alimentada por una fuente de voltaje independiente de $V_{CD} = 30V$. La carga

conectada a la salida del inversor es puramente resistiva, con un valor de $R = 10\Omega$, lo que permite evaluar el comportamiento del voltaje sin influencia de efectos inductivos o capacitivos. Cada celda está compuesta por cuatro interruptores, sumando un total de doce interruptores de Q_1 a Q_{12} .

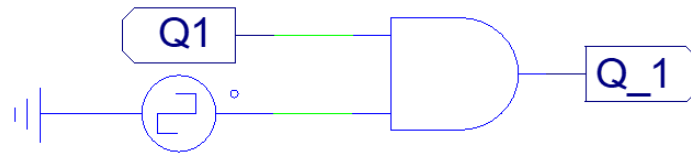
La técnica de modulación empleada es la modulación sinusoidal por ancho de pulso (SPWM). En este esquema, la señal moduladora corresponde a una onda senoidal de 60 Hz , mientras que la señal portadora es una onda triangular de 10 kHz . La comparación entre ambas señales determina los instantes de disparo de cada interruptor. El índice de modulación en amplitud (m_a) se fijó en 0.9, lo que permite una utilización eficiente del voltaje de las fuentes sin llegar a la sobre-modulación. En la Figura 6 se muestran las señales portadoras y moduladora durante el proceso de comparación, observándose los puntos de cruce que determinan la generación de los pulsos de disparo. Este esquema de modulación garantiza que la forma de onda de salida presente siete niveles de voltaje, mejorando la aproximación a la senoidal y reduciendo el contenido armónico.



Fuente: elaboración propia

Figura 6 Señales utilizadas para la modulación SPWM.

Para simular fallas de circuito abierto en los interruptores, se utilizó una compuerta lógica AND para cada uno de los interruptores Q_1 a Q_{12} . La Figura 7 muestra el esquema de conexión utilizado para este propósito. En una de las entradas de la compuerta AND se aplica la señal de control generada por la modulación SPWM, mientras que la segunda entrada recibe un voltaje constante que actúa como habilitador de disparo.



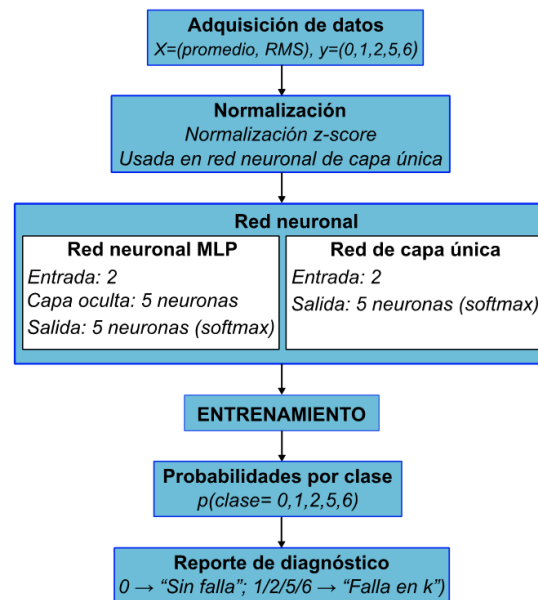
Fuente: elaboración propia

Figura 7 Compuerta AND para la aplicación de fallas de circuito abierto.

En condiciones normales de operación, este voltaje constante se mantiene en nivel alto, permitiendo que la señal de control SPWM llegue directamente al interruptor correspondiente. Sin embargo, cuando se desea simular una falla de circuito abierto, el voltaje constante se lleva a cero, provocando que la salida de la compuerta AND permanezca en bajo, incluso si la señal SPWM está activa. De esta forma, el interruptor no recibe pulsos de activación y permanece apagado durante toda la simulación. Este método permite aislar y controlar de manera independiente la condición de falla para cada interruptor, facilitando la generación de múltiples escenarios de prueba sin modificar la configuración principal del circuito del inversor. En la Figura 8 se muestra el diagrama de bloques del procedimiento general seguido para el entrenamiento y evaluación de las dos arquitecturas de red neuronal utilizadas:

- **Red MLP** con capa oculta y una red de capa única.
- **Adquisición de datos:** A partir de las señales de salida del inversor, se calculan dos parámetros representativos: el valor promedio y el valor RMS. Estos parámetros constituyen el vector de entrada X , mientras que la variable de salida y toma valores $\{0, 1, 2, 5, 6\}$, donde 0 corresponde al caso sin falla y los demás indican el interruptor en el que ocurre la falla.
- **Normalización:** Para la red neuronal de capa única se aplica normalización tipo z-score a las variables de entrada, con el fin de centrar los datos y mejorar la convergencia del entrenamiento. La red MLP utiliza directamente los valores procesados de los parámetros calculados.
- **Definición de la red neuronal:** MLP: cuenta con 2 entradas, una capa oculta compuesta por 5 neuronas, y una capa de salida con 5 neuronas que utilizan la función softmax. Red de capa única: posee 2 entradas y una capa de salida con 5 neuronas (softmax), sin capa oculta.

- **Entrenamiento:** Ambas redes son entrenadas con los mismos conjuntos de datos, utilizando aprendizaje supervisado y el mismo criterio de evaluación de error, garantizando una comparación justa.
- **Clasificación y reporte:** La salida de cada red corresponde a un vector de probabilidades por clase $p(\text{clase} = 0,1,2,5,6)$. La clase con mayor probabilidad se asigna como diagnóstico, indicando “Sin falla” para clase 0 o “Falla en k ” para las clases 1, 2, 5 y 6.



Fuente: elaboración propia

Figura 8 Procedimiento para la creación y validación de las redes neuronales.

Este procedimiento asegura que la única diferencia entre ambas arquitecturas sea la presencia de la capa oculta en la MLP, lo que permite una evaluación directa de su impacto en el rendimiento.

En la Figura 9 se muestra el flujo de trabajo para el diagnóstico de fallas en el inversor multinivel. El proceso inicia con la simulación en PSIM, sigue con la exportación y procesamiento de datos en MATLAB, continúa con el entrenamiento y validación de las redes neuronales, y finaliza con la interpretación de resultados para identificar el tipo de falla o ausencia de ésta. Para cada condición de operación se generaron 50 muestras, conformando un total de 250 registros entre el caso sin falla y las fallas en los interruptores seleccionados.



Fuente: elaboración propia

Figura 9 Compuerta AND para la aplicación de fallas de circuito abierto.

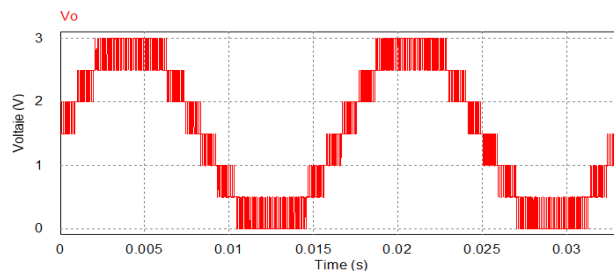
El conjunto de datos se dividió en un 70% para entrenamiento y 30% para prueba, garantizando un balance entre las clases.

La elección de los interruptores 1, 2, 5 y 6 se debe a que presentan fallas únicas, ya que la falla de los demás interruptores puede genera la misma pérdida de nivel que otro y, por lo tanto, señales de salida con idénticos valores promedio y RMS. De esta manera, analizar únicamente estos cuatro casos evita redundancia en los datos. Además, los interruptores seleccionados representan escenarios de pérdida de niveles en la parte superior, inferior e intermedia del inversor, resultandos suficientes para validar la efectividad de la metodología propuesta.

3. Resultados

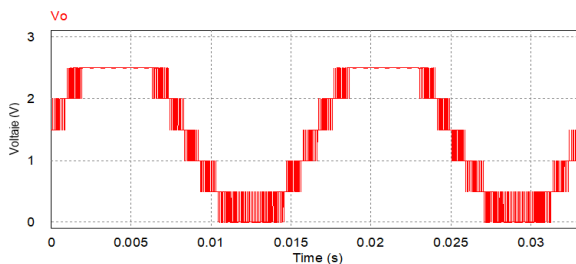
Las Figuras 10 y 11 muestran la forma de onda de salida V_o del inversor en condiciones normales y bajo diferentes fallas. Cabe señalar que los valores de voltaje presentados corresponden a señales acondicionadas en el rango de $0 - 3 V$ para su procesamiento en MATLAB. La Figura 10 muestra la salida sin fallas, con la generación correcta de los siete niveles de tensión. Los valores obtenidos son: promedio $1.499 V$ y RMS de $1.828 V$. La Figura 11a muestra cuando una falla de circuito abierto en el interruptor Q_1 . Se observa la pérdida del nivel superior por lo que tiene un valor promedio $1.423 V$ y RMS de $1.709 V$. En la Figura 11b se muestra

cuando se tiene una falla de circuito abierto en el interruptor Q_2 . Se observa la pérdida del nivel inferior por lo que tiene un valor promedio 1.576 V y RMS de 1.838 V . En la Figura 11c se muestra cuando se tiene una falla de circuito abierto en el interruptor Q_5 . Se observa la pérdida en el nivel intermedio superior por lo que tiene un valor promedio 1.336 V y RMS de 1.591 V . La Figura 11d muestra cuando se tiene una falla de circuito abierto en el interruptor Q_6 . Se observa la pérdida del nivel inferior por lo que tiene un valor promedio 1.662 V y RMS de 1.873 V .

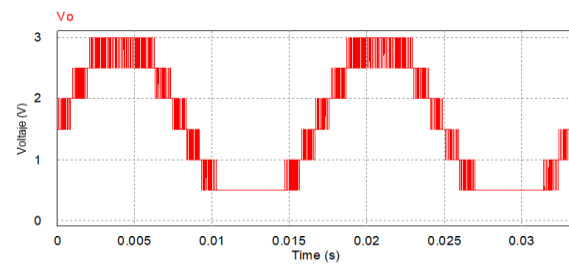


Fuente: elaboración propia

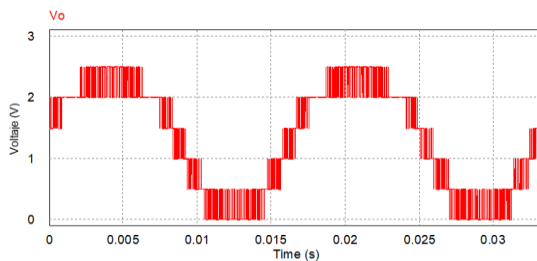
Figura 10 Voltaje de salida acondicionado sin fallas.



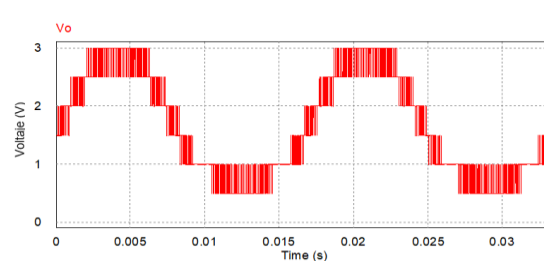
a) Interruptor 1.



b) Interruptor 2.



a) Interruptor 5.



b) Interruptor 6.

Fuente: elaboración propia

Figura 11 Voltaje de salida acondicionado con falla.

La Figura 12 presenta los resultados obtenidos en MATLAB para ambas arquitecturas de red neuronal evaluadas.

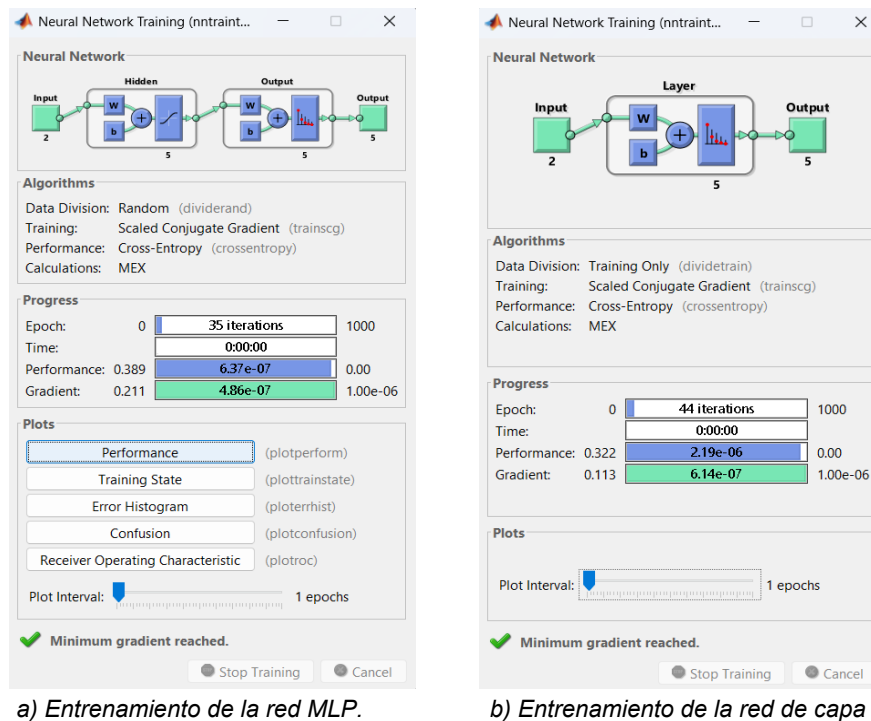
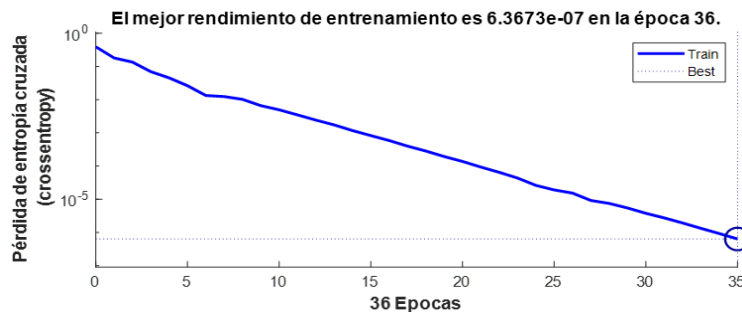


Figura 12 Entrenamiento de redes neuronales.

En la Figura 12a se tiene la red MLP con arquitectura 2 – 5 – 5, que incluye una capa oculta de 5 neuronas. En la Figura 12 se muestra la salida de clasificación para los distintos casos de prueba, evidenciando una convergencia estable durante el entrenamiento y un ajuste preciso que permite identificar correctamente tanto el caso sin falla como las fallas en los interruptores Q_1 , Q_2 , Q_5 y Q_6 . Además, se incluyen métricas de desempeño y curvas de error que reflejan un entrenamiento exitoso. En la Figura 12b se tiene la red de capa única con arquitectura 2 – 5, sin capa oculta. Aunque la información mostrada por MATLAB es más limitada y no se incluyen curvas de entrenamiento, la salida de clasificación coincide con la obtenida en la MLP para todos los escenarios evaluados, logrando también identificar de manera correcta los casos de falla y el caso sin falla.

En la Figura 13 se presenta la evolución de la función de error (cross-entropy) durante el entrenamiento de la red MLP. Se observa una disminución continua del error a lo largo de las 36 épocas empleadas, alcanzando el valor mínimo al final del proceso, lo que indica una convergencia estable y sin señales de sobre entrenamiento. Este comportamiento refleja que la arquitectura con una capa oculta

de 5 neuronas logró ajustar de manera efectiva sus pesos para clasificar correctamente todos los casos de prueba.



Fuente: obtenida en MATLAB

Figura 13 Evolución de la función de error de la red MLP.

En la Figura 14 se muestra un ejemplo del diagnóstico generado por cada una de las redes neuronales para el mismo caso de prueba. La Figura 17a corresponde a la salida de la red MLP, donde se identifica una falla en el interruptor Q_5 . La Figura 17b corresponde a la salida de la red de capa única, la cual también detecta la falla en el mismo interruptor. Este resultado evidencia que, para este escenario, ambas arquitecturas coinciden en la identificación del tipo y ubicación de la falla, confirmando la validez del diagnóstico en ambas implementaciones.

--- Diagnóstico de Falla --- Sin falla detectada (clase 0).	--- Diagnóstico de Falla (Red 1-capas) --- Sin falla detectada (clase 0).
--- Diagnóstico de Falla --- Falla en el interruptor 1.	--- Diagnóstico de Falla (Red 1-capas) --- Falla en el interruptor 1.
--- Diagnóstico de Falla --- Falla en el interruptor 2.	--- Diagnóstico de Falla (Red 1-capas) --- Falla en el interruptor 2.
--- Diagnóstico de Falla --- Falla en el interruptor 5.	--- Diagnóstico de Falla (Red 1-capas) --- Falla en el interruptor 5.
--- Diagnóstico de Falla --- Falla en el interruptor 6.	--- Diagnóstico de Falla (Red 1-capas) --- Falla en el interruptor 6.

a) Falla detectada con la red MLP.

b) Falla detectada con la red de capa única.

Fuente: Obtenida de la consola de MATLAB

Figura 14 Falla detectada con ambas redes.

4. Discusión

En las simulaciones del inversor multinivel tipo *punte H* en cascada se observó que cada falla introducida en los interruptores Q_1 , Q_2 , Q_5 y Q_6 generó variaciones

únicas en la forma de onda de salida, reflejadas en cambios en los valores promedio y RMS del voltaje, así como en la forma de onda. Estas variaciones permitieron definir patrones para cada falla, los cuales se emplearon como entradas a las redes neuronales.

Tanto la MLP como la red de capa única clasificaron correctamente todos los casos evaluados. La MLP mostró una convergencia estable y un registro detallado del aprendizaje, mientras que la red de capa única, pese a su simplicidad, alcanzó resultados equivalentes en menor tiempo de entrenamiento. Sin embargo, de acuerdo con la literatura, su capacidad para modelar relaciones no lineales es más limitada, lo que podría afectar su desempeño en escenarios más complejos.

Los resultados coinciden con estudios previos, como los de Khomfoi y Tolbert (2007) y de Induja y Saju (2024), quienes validaron el uso de redes neuronales para el diagnóstico de fallas en distintas topologías de inversores. En este contexto, los resultados obtenidos para el inversor CHB de siete niveles refuerzan la aplicabilidad de las RNA en el diagnóstico de fallas en electrónica de potencia.

La elección de las variables promedio y RMS se justifica porque presentan cambios claros y cuantificables ante fallas, permitiendo establecer patrones diagnósticos con bajo costo computacional. Aunque técnicas más simples podrían emplearse en casos básicos, las redes neuronales ofrecen mayor capacidad de generalización y modelado no lineal. Además, la evolución estable de la función de error (Figura 16) descarta sobreajuste.

5. Conclusiones

El trabajo demostró que es posible detectar fallas de circuito abierto en un inversor multinivel tipo *puente H* en cascada mediante redes neuronales artificiales, utilizando únicamente los valores promedio y RMS del voltaje de salida como entradas del modelo. Las simulaciones confirmaron que ambas arquitecturas evaluadas identificaron correctamente las fallas introducidas, lo que valida la efectividad de la metodología propuesta.

El enfoque destaca por su simplicidad y bajo costo computacional, al requerir pocas variables de entrada y un procesamiento reducido, lo que lo hace viable para

sistemas de diagnóstico en entornos con recursos limitados. Además, la metodología podría adaptarse a otras topologías de inversores o a diferentes tipos de fallas.

Como línea de trabajo futuro, se propone realizar la validación experimental en hardware y optimizar la arquitectura de la red neuronal para mejorar su capacidad de generalización. Los resultados obtenidos respaldan la validez del enfoque y confirman su potencial de aplicación en el diagnóstico de fallas en electrónica de potencia.

6. Referencias y Bibliografía

- [1] Banda-Estrada A., (2024). Fault Detection in a Multilevel Inverter using Artificial Neural Networks (ANN), 2024 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC), Ixtapa, México, pp. 1-6, doi: 10.1109/ROPEC62734.2024.10877140.
- [2] Bose B. K. Modern Power Electronics and AC Drives, 1st ed. Upper Saddle River, NJ, USA: Prentice Hall, 2002.
- [3] Haykin S., Neural Networks and Learning Machines, 3rd ed. Upper Saddle River, NJ, USA: Pearson, 2009.
- [4] IEEE Standard 519-2014, IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems, IEEE, 2014.
- [5] Induja J. and Saju N., (2024). Fault Detection in NPC Multilevel Inverter Using Artificial Neural Network, 2024 International Conference on Advancements in Power, Communication and Intelligent Systems (APCI), Kannur, India, pp. 1–6, doi: 10.1109/APCI61480.2024.10616542.
- [6] Izaurieta F. and Saavedra C., Redes Neuronales Artificiales, Depto. de Física, Univ. de Concepción, Concepción, Chile, notas de charla, 2012.
- [7] Khomfoi S. and Tolbert L. M., (2007). Fault Diagnostic System for a Multilevel Inverter Using a Neural Network, IEEE Transactions on Power Electronics, vol. 22, no. 3, pp. 1062–1069, doi: 10.1109/TPEL.2007.897128.
- [8] Martínez-Vera E., Rosado-Muñoz A., and Bañuelos-Sánchez P., Estimación del estado de carga de una batería de litio con redes neuronales y validación

con FPGA-en-lazo, *Revista Iberoamericana de Automática e Informática Industrial*, vol. 21, pp. 243–251, 2024.

- [9] Mohan N., Undeland T. M., and Robbins W. P., *Power Electronics: Converters, Applications, and Design*, 3rd ed. Wiley, 2003.
- [10] Parra-Plaza J. A., Ramos-Zapata D., and Tigreros-Tascón A., Implementación de redes neuronales utilizando dispositivos lógicos programables, *Visión Electrónica*, artículo técnico, 2019.
- [11] Rashid M. H., *Power Electronics: Circuits, Devices, and Applications*, 4th ed. Pearson, 2014.
- [12] Rodríguez Amenedo J. L., Arnaltes Gómez S. y Burgos Díaz J. C., *Electrónica de Potencia*, 2ª ed. Madrid, España: McGraw-Hill, 2010.
- [13] Torrecilla Copto, E. F. Control Tolerante a Fallas de un Inversor Multinivel con Acoplamiento en Alta Frecuencia, Tesis de Maestría, CENIDET, Cuernavaca, México, 2017.