

DISEÑO E IMPLEMENTACIÓN DE UN BANCO DE PRUEBAS A LAZO ABIERTO PARA MOTORES BLDC

DESIGN AND IMPLEMENTATION OF AN OPEN-LOOP TEST-BED FOR BLDC MOTORS

Lesslie Arantxa Sosa González

Tecnológico Nacional de México / Instituto Tecnológico de Aguascalientes
lesslie.sosa@gmail.com

Victor Arturo Maldonado Ruelas

Universidad Politécnica de Aguascalientes
victor.maldonado@upa.edu.mx

Resumen

En este trabajo se reporta la construcción de un banco de pruebas a lazo abierto para motores de corriente directa sin escobillas (BLDC). El banco permite hacer pruebas de desempeño a una variedad de motores con características de baja potencia (hasta 45 Watts). El sistema adquiere señales de interés, en un inicio para un sistema de lazo abierto que ayuden a validar resultados o teorías vistas en simuladores a estudiantes y/o investigadores. Además, el banco de pruebas, cuenta con una estructura física que permitirá realizar sistemas de control en lazo cerrado o alguna otra investigación relacionada con este tipo de motores.

Palabras Claves: Adquisición de señales, banco de pruebas, BLDC.

Abstract

In this work, the construction of an open-loop test bench for Brushless Direct Current (BLDC) motors is reported. The test bench allows preliminary testing of a variety of motors with low power characteristics (up to 45 Watts). The system acquires signals of interest, initially for an open-loop system that helps to validate results or theories seen in simulators to students or researchers. In addition, the test bench has a physical structure that will allow for closed-loop control systems or other research related to this type of motors.

Keywords: BLDC, test bench, signals acquisition.

1. Introducción

Los motores eléctricos juegan un papel muy importante en muchos aspectos de la vida diaria. A pesar de que su función básica es convertir la energía eléctrica en energía mecánica, esta función se utiliza para realizar una variedad enorme de tareas. Entre los tipos de motores que existen en la actualidad, el BLDC es una opción muy atractiva para el diseño de servomecanismos donde se requiere aplicaciones de par y/o altas velocidades de precisión.

Un BLDC es un tipo de máquina síncrona, en la cual el campo de excitación ha sido reemplazado por un imán permanente. Las corrientes del estator están controladas mediante detectores de posición y electrónica de potencia [Baldursson, 2005]. Estos motores requieren un control más complejo, pues implica conocer la posición del rotor para poder alimentar al motor, incluso en lazo abierto. Diversos trabajos [Tibor, 2011], [Da, 2011], [Tashakori, 2013], [Usmant, 2016] presentan diversas aplicaciones de control de estos motores en diferentes áreas de investigación.

Académicamente, el estudio de los motores BLDC ha tomado un rumbo muy interesante en el ámbito de control, ya que en la actualidad este tipo de motores se emplean en áreas como la aeroespacial, la robótica y la automotriz. Por tanto contar con un banco de pruebas que permita adquirir señales como corrientes, voltajes y velocidad, dará a conocer una mejor perspectiva de estas máquinas eléctricas.

Algunos bancos de pruebas en motores eléctricos se han presentado para validar trabajos de investigación o aplicaciones industriales [Wu, 2012], [Lei, 2016], [Mazaheri, 2017]. Por tanto, el contar con un sistema en el Instituto Tecnológico de Aguascalientes que ayude al trabajo académico y de conocimiento, es de relevancia debido a su bajo costo de implementación.

2. Métodos

Estrategia de conmutación

La razón por la que los motores BLDC se han vuelto tan populares en los últimos años, es por sus buenas características de par, velocidad y control simplificado [Modrack, 2013]. Las técnicas de control de los motores con sensores se clasifican según el algoritmo a control a utilizar. Para este trabajo se utilizará la conmutación

trapezoidal, ya que es el método más simple y el más empleado para controlar un BLDC. Las seis etapas de conmutación se describen en la tabla 1.

Tabla 1. Secuencia de pasos para la conmutación trapezoidal.

Intervalo en grados	Paso	Interruptores Cerrados		FASE A	FASE B	FASE C
0° a 30°	1	Q1	Q4	+	-	NC
30° a 60°	2	Q1	Q6	+	NC	-
60° a 90°	3	Q3	Q6	NC	+	-
90° a 120°	4	Q3	Q2	-	+	NC
120° a 150°	5	Q5	Q2	-	NC	+
150° a 180°	6	Q5	Q4	NC	-	+

Microcontrolador dsPIC30F4011

Para este trabajo se decidió utilizar el dsPIC30F4011 de 16 bits de la familia Microchip, ya que el módulo de modulación de ancho de pulso (PWM) para el control de motores en los dsPIC30F4011, simplifica la tarea de generar múltiples salidas PWM [Microchip, 2003]. Para la programación del algoritmo basado en la conmutación trapezoidal, las señales de posición del rotor se miden por medio de sensores de efecto Hall. De trabajos anteriores donde se realizaron pruebas prácticas al motor, la frecuencia del PWM se fijó a 10KHz. El registro que define el valor del periodo (PTPER) queda determinado como se muestra en la ecuación 1.

$$PTPER = \frac{FCY}{FPWM * (PTMR Prescaler)} - 1 \quad (1)$$

Donde $FCYV = 30 \text{ MHz}$, $FPWM = 10 \text{ KHz}$ y $PTMR Prescaler = 1:1$. Por lo tanto, el valor numérico de (PTPER) se define la ecuación 2.

$$PTPER = \frac{30,000,000}{10,000 * 1} - 1 = 3,000 - 1 = 2,999 \quad (2)$$

El cálculo para determinar el ciclo útil con los registros (PDCx) queda expresado en la ecuación 3.

$$Duty Cycle = \frac{PDCx}{(PTPER + 1) * 2} \quad (3)$$

La electrónica de potencia se realiza por medio de 3 interruptores electrónicos (IGBT) en la parte alta del inversor (1H, 2H y 3H) con un PWM determinado por los registros antes explicados; mientras que para cerrar el circuito y que la corriente fluya adecuadamente habrá otros 3 IGBT en la parte inferior del inversor (1L, 2L y 3L). De esa manera se tiene un PWM en un IGBT y un estado lógico alto en otro IGBT. Para conseguir esta secuencia en el algoritmo, se hace uso del registro OVDCON como se muestra en la tabla 2.

Tabla 2 Registro OVDCON<7:0>.

Estado	OVDCON <15:8>	OVDCON <7:0>
1	00000000b	00100100b
2	00000000b	00100001b
3	00000000b	00001001b
4	00000000b	00011000b
5	00000000b	00010010b
6	00000000b	0000110b

Al hacer esa modificación en el registro se tiene como resultado una salida en los PWM como se muestra en la figura 1, donde se puede apreciar que solo son salidas en alto y bajo, sin la generación del PWM.

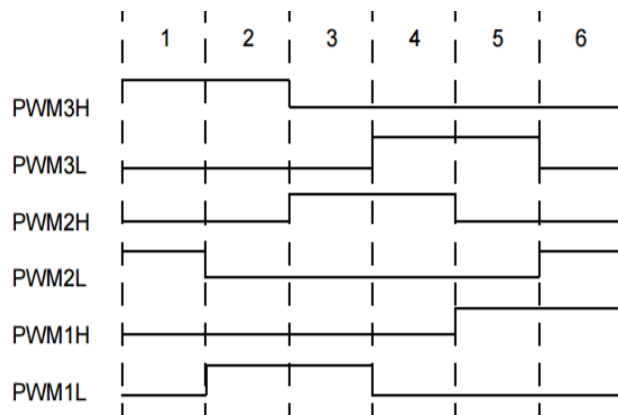


Figura 1 Salida del PWM con el registro OVDCON<7:0>.

En la tabla 3 se muestra un ejemplo de escritura en el registro y sus determinadas salidas para generar salidas de PWM como se muestra en la figura 2.

Tabla 3 Registro OVDCON<15:8>.

Estado	OVDCON <15:8>	OVDCON <7:0>
1	11000011b	00000000b
2	11110000b	00000000b
3	00111100b	00000000b
4	00001111b	00000000b

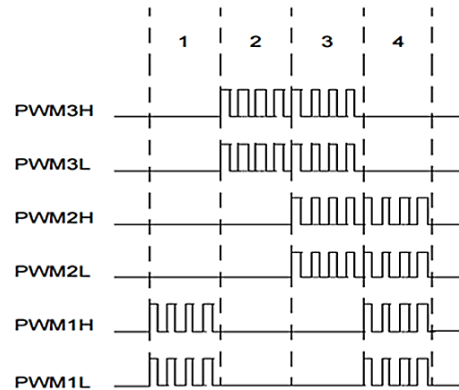


Figura 2 Salida del PWM con el registro OVDCON<15:8>.

Sensores de Efecto Hall

La posición del rotor puede ser detectada mediante sensores de efecto Hall (Sensored), o midiendo la fuerza contraelectromotriz (Sensorless). En este trabajo se aprovecha que los sensores vienen integrados en el BLDC. El motor lleva tres sensores separados cada uno por 60° eléctricos y cada sensor da como salida un estado lógico en ‘alto’ cada 180° eléctricos de rotación, así como un estado lógico ‘bajo’ los siguientes 180°. Un diagrama de conmutación se muestra en la figura 3.

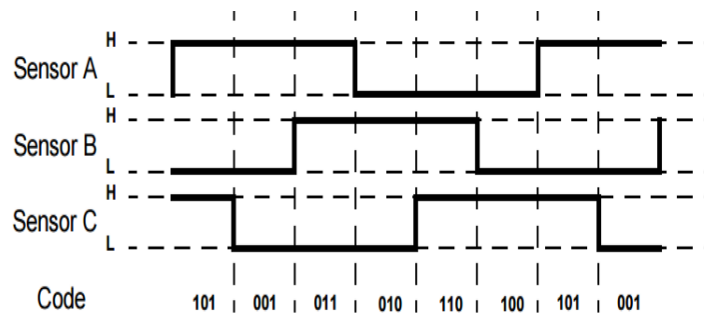


Figura 3 Secuencia de conmutación de los sensores hall.

El diagrama esquemático para la conexión de los sensores del motor con el DSP se muestra en la figura 4.

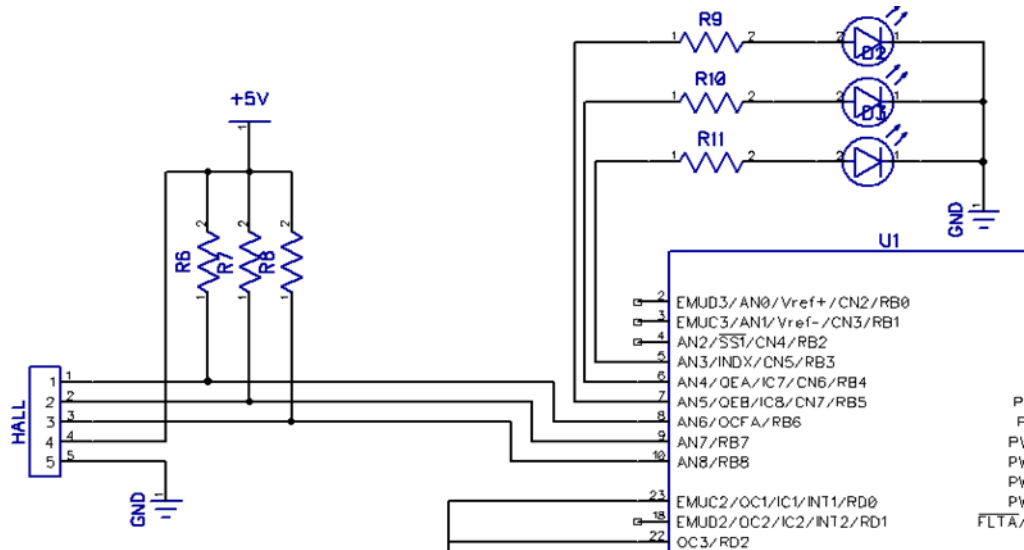


Figura 4 Sensores de efecto Hall conectados al DSP.

Encoder

Para este trabajo se utilizó un encoder óptico incremental HEDS-9100 del fabricante Avago Technologies. En la figura 5 se puede ver el acople del disco con el rotor del motor. Las salidas que entrega el encoder son las señales eléctricas 'A' y 'B' que se encuentran desfasadas 90° una de la otra; esto permite detectar un cambio de giro en el rotor del motor. Para esta aplicación, solamente se utilizó la salida 'A' para realizar un conteo y medir la velocidad. La circuitería utilizada se muestra en la figura 6.



Figura 5 Disco ranurado con encoder acoplado al rotor.

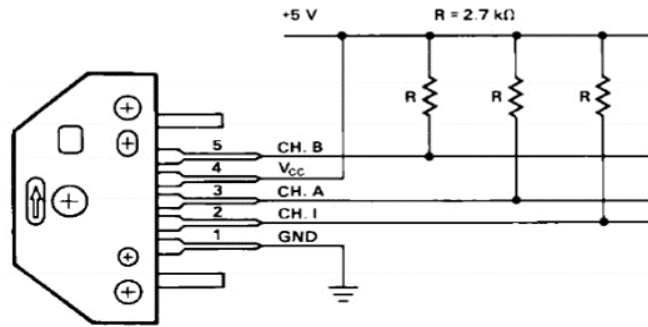


Figura 6 Arreglo pull-up para mandar las salidas del encoder al dsPIC.

Motor BLDC Hetai 42BLF02

El motor seleccionado para trabajar con el banco de pruebas es el 42BLF02 de Hetai Motors. Este motor maneja una potencia de 52 W a 24 V, ofrece una velocidad y par de buenas características para su tamaño, la figura 7 se muestra una imagen del motor a utilizar. El motor cuenta con un embobinado en estrella, tiene acoplados los sensores de efecto Hall con un ángulo de 60° eléctricos de separación entre ellos [Hetai, 2014].

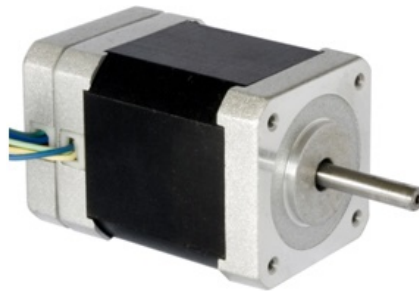


Figura 7 Motor sin escobillas Hetai 42BLF02.

Aislamiento óptico

Esta etapa es básica para proteger el dispositivo de control de posibles fallos en la etapa de potencia y minimizar los daños en los dispositivos de control. La frecuencia de conmutación es un parámetro fundamental que se debe tener en cuenta para la selección del dispositivo de acople, por tanto, se seleccionó el PS2501 el cual es un integrado que posee un tiempo de subida de 3 μ s y de bajada típico de 5 μ s [California, 2010]. El circuito de aislamiento implementado se muestra en la figura 8.

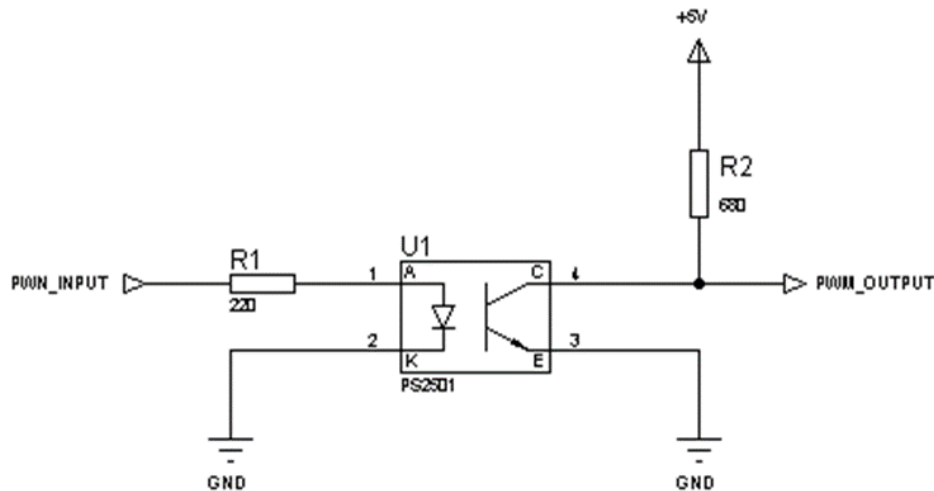


Figura 8 Circuito de aislamiento con PS2501.

Driver de compuerta

Para activar o desactivar adecuadamente un IGBT es necesario diseñar un circuito que garantice la transición de estados en el menor tiempo. Esta exigencia la satisface el circuito de disparo IR2110, de la compañía International Rectifier (IR). Con el circuito de disparo IR2110 se dispone una solución compacta para disparar simultáneamente a un IGBT referido a tierra y a otro referido a un nivel de alta tensión, capaz de oscilar entre +500 V y -5 V respecto del terminal de tierra. Además, dispone de un rango entre 5 y 20 V de alimentación y sus entradas de voltaje son compatibles con niveles TTL y CMOS. Al poder alimentar dos IGBT de una misma rama hace necesaria la implementación de 3 circuitos idénticos para activar los 6 IGBT del sistema. En la figura 9 se muestra el circuito excitador por fase.

El circuito driver IR2110 tiene diferentes terminales de control y de alimentación. Una señal lógica alta en HIN, significa que se quiere conducir el IGBT superior del sistema en el medio puente inversor por medio de la terminal VBO; por lo contrario, una señal lógica baja significa que desea apagar. La salida de HO (alta o baja) no es con respecto a tierra, sino con respecto a VS.

Por el contrario, una señal alta en LIN significa que se quiere conducir el IGBT inferior de la rama. Una señal lógica alta es igual al nivel de VCC, con respecto a VSS. Cuando la señal lógica es baja el nivel en LS es igual a VSS, es decir, 0 volts.

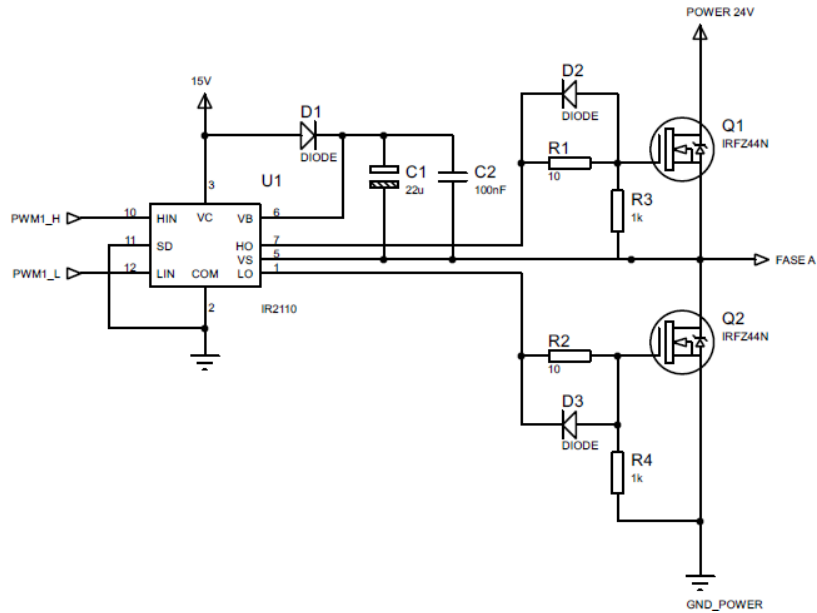


Figura 9 Diagrama de IR2110 por fase.

Circuito Bootstrap

El circuito de disparo bootstrap se compone por un diodo y un capacitor tal como se muestra en la figura 10. El principio de funcionamiento es cuando el voltaje entre las terminales VB y VS del circuito de control, proporciona la tensión de alimentación a la circuitería de impulsor de control flotado. Esta fuente necesita estar en un intervalo de 10V a 20V para asegurar que en el circuito de control pueda funcionar el transistor de compuerta del IGBT que está siendo impulsado.

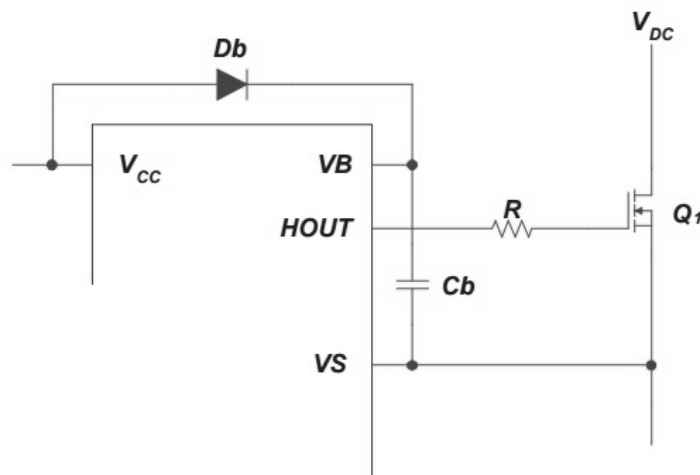


Figura 10 Circuito Bootstrap utilizado con el circuito integrado IR2110.

Inversor Trifásico

El inversor trifásico está compuesto por una fuente de corriente directa y por dispositivos de electrónica de potencia operando en corte y saturación, con una secuencia apropiada para obtener tres tensiones de salida simétricas y balanceadas [Murillo, 2008]. La figura 11 muestra la topología de un inversor trifásico en puente completo, el cual se compone de 6 transistores IGBT. Específicamente se utilizó el IRFZ44N fabricado por International Rectifier, con los que se construyó cada media rama del inversor. Estos IGBT soportan 49 A de corriente y un voltaje de 55V entre colector y emisor.

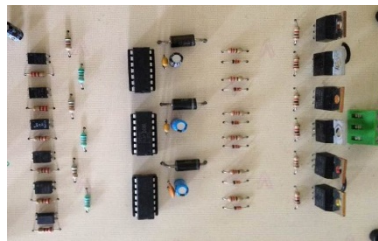


Figura 111 Placa de potencia diseñada.

Entorno Labview

El diseño de la interfaz gráfica para el control de velocidad del motor BLDC requirió de varios elementos gráficos que dieron como resultado un software útil y versátil utilizando la plataforma de Labview [National, 2016]. En la figura 12 se muestra la pantalla principal del sistema.

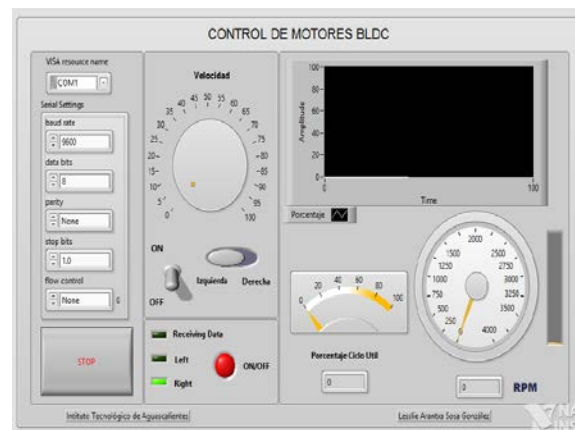


Figura 122 Interfaz gráfica para el control de motores BLDC.

La interfaz se dividió en 4 grupos principales:

- Bloque de Comunicación
- Bloque de Comandos Control
- Bloque de Estado
- Bloque de Respuesta

El bloque de comunicación en la parte de la interfaz gráfica se ubica en la parte superior izquierda. La interfaz requería una comunicación serial Half-Duplex, es decir, tanto el procesador digital de señales (DSP) como el ordenador, enviarán y recibirán datos de una manera particular de acuerdo a los comandos que se reciban. Por esta razón, se decidió utilizar el objeto de VISA que permite la comunicación serial en Labview.

Para controlar los aspectos principales del motor, se utiliza el bloque de control ubicado en la parte del centro de la interfaz gráfica. Dentro de este panel se encuentran tres objetos primordiales. El primero es un "Knob" que controla la velocidad del motor, el cual se encontrará en un rango entre un 0% y un 100%, con la tarea principal de controlar el PWM del DSP. El siguiente objeto a describir es el switch ON/OFF, enciende o apaga el motor. Por último el switch de sentido de giro del motor.

El bloque de estado permite observar cuales acciones son las que esta implementando el software. Se ubica en la parte central de la interfaz principal, justo por debajo del bloque de control.

El bloque de respuesta da información referente al estado actual del motor y responde a los datos que recibe del DSP. Se ubica en la parte superior derecha del panel.

3. Resultados

Para las pruebas realizadas se enviaron diferentes valores para el registro del PWM desde la interfaz gráfica en Labview, con el fin de apreciar el cambio en el ciclo útil. La tabla 4, contiene información de los diferentes valores del registro enviados desde el ordenador, los valores teóricos, tanto de tiempo y porcentaje del

valor enviado, así como el valor real del ciclo útil medido con el osciloscopio en tiempo y en porcentaje.

Tabla 4 Relación de ciclos útiles calculados y reales con datos enviados del ordenador.

Valor del Registro Enviado	Valores Teóricos		Valores Reales	
	Tiempo	Porcentaje	Tiempo	Porcentaje
1000	16.66 μ s	16.66 %	16.92 μ s	16.92 %
1500	25 μ s	25 %	26 μ s	26 %
2000	33.33 μ s	33.33 %	33.81 μ s	33.81 %
2500	41.67 μ s	41.67 %	42.30 μ s	42.39 %
3000	50 μ s	50 %	50.80 μ s	50.80 %
3500	58.34 μ s	58.34 %	59.40 μ s	59.40 %
4000	66.67 μ s	66.67%	67.79 μ s	67.79 %
4500	75 μ s	75 %	76.25 μ s	76.25 %
5000	83.34 μ s	83.34 %	84.80 μ s	84.80 %
5500	91.68 μ s	91.68 %	93.38 μ s	93.38 %

La figura 13 muestra una relación de tiempos donde se aprecia que el tiempo teórico y el tiempo real no tienen una diferencia significativa. Además de las pruebas para verificar el correcto funcionamiento del PWM con los datos enviados del ordenador, se realizaron pruebas de velocidad con determinados ciclos útiles. El DSP está programado para recibir la cadena con el nuevo valor de registro, encendido apagado y sentido de giro; a cambio entrega el conteo del encoder en un segundo.

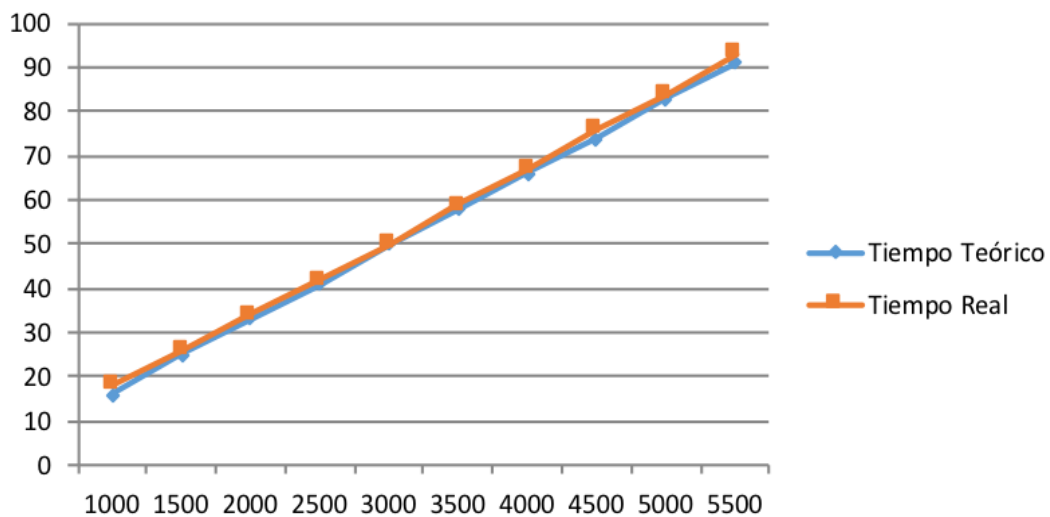


Figura 13 Gráfico del comportamiento del ciclo útil teórico y real.

En la tabla 5 se resumen las pruebas de ciertos valores de ciclo útil con el conteo recibido en la interfaz gráfica y la relación de las revoluciones por minuto (RPM).

Tabla 5 Pruebas de ciclo útil y valores recibidos.

Valor del Registro Enviado	Conteo Recibido	Valor de las RPM
1000	1785	1080
1500	3111	1860
2000	4123	2460
2500	4907	2940
3000	5513	3300
3500	5946	3540
4000	6316	3780
4500	6579	3900
5000	6740	4020
5500	6977	4140

La tabla 6 contiene el valor del registro enviado, la frecuencia medida del encoder, el periodo, las RPM de acuerdo al periodo medido con el osciloscopio (RPM reales) y las RPM calculadas de acuerdo a la medición del encoder con el DSP (RPM calculadas).

Tabla 65 Valores registrados de velocidad real y velocidad calculada.

Valor del Registro	Frecuencia del encoder	Periodo	RPM reales	RPM calculadas
1000	1.770 kHz	564.97 μ s	1,062	1,080
1500	3.039 kHz	329.05 μ s	1,823	1,860
2000	4.149 kHz	241.02 μ s	2,489	2,460
2500	4.953 kHz	201.89 μ s	2,972	2,940
3000	5.755 kHz	173.76 μ s	3,453	3,300
3500	6.452 kHz	154.99 μ s	3,871	3,540
4000	6.896 kHz	145.01 μ s	4,138	3,780
4500	7.289 kHz	137.19 μ s	4,373	3,900
5000	7.813 kHz	127.99 μ s	4,688	4,020
5500	8.259 kHz	121.08 μ s	4,955	4,140

La figura 14 muestra la discrepancia entre las RPM reales y las calculadas con los valores enviados del DSP. La diferencia empieza a ser significativa cuando se envía el valor 3,000 al registro del PWM. Una causa de este fenómeno puede asociarse a

que el procesador estaba realizando un proceso de envío/recepción de datos y perdió algún conteo del encoder, es por eso, que la velocidad calculada es menor que la velocidad real. Este fallo en el programa puede corregirse si se cambian las prioridades del vector de interrupciones del dsPIC30F4011, donde la interrupción externa 0 tendría mayor prioridad antes de una interrupción por recepción.

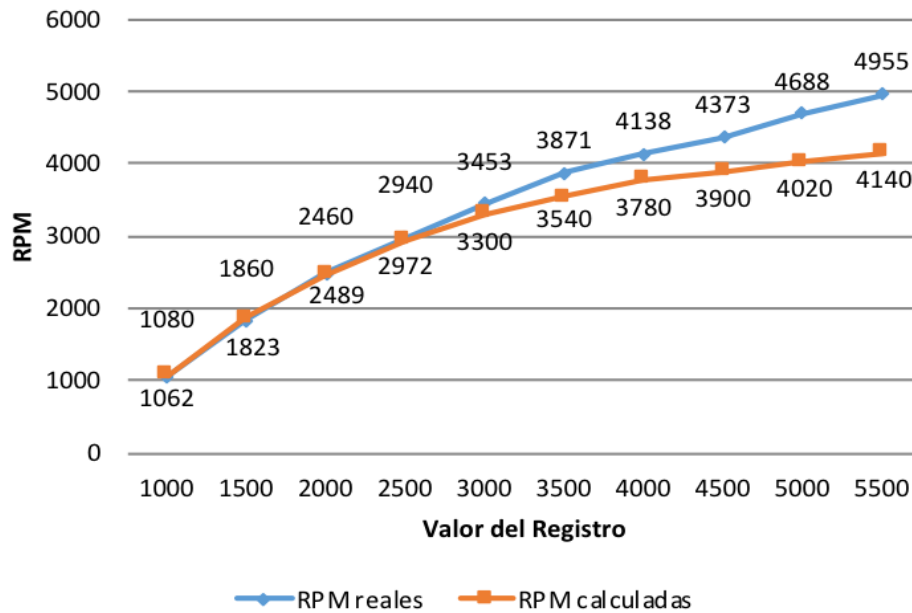


Figura 14 Gráfico de velocidad real contra velocidad calculada.

4. Discusión

Sobre la interfaz de potencia

El diseño de un inversor trifásico de tres ramas con IGBT para el control de motores BLDC de baja potencia permitió la aplicación de una gran cantidad de conocimientos adquiridos a lo largo de la carrera, principalmente de la materia de electrónica de potencia. El inversor se diseñó para trabajar con la conmutación trapezoidal, pero la flexibilidad del mismo le permite trabajar con cualquier otro método de conmutación deseado, siempre y cuando se respeten los límites de potencia determinados por los IGBTs. Los resultados obtenidos con las pruebas de velocidad demuestran que, tanto los optoacopladores, drivers de compuerta e IGBTs, trabajan de manera conjunta para ofrecer una solución ideal y funcional para la interfaz de potencia del banco de pruebas.

Sobre la interfaz de control

La interfaz de control diseñada con base a un DSP de la familia de Microchip permitió programar y probar algoritmos de control basados en la conmutación trapezoidal para motores BLDC, pero no se limitó a la conmutación trapezoidal, sino que puede ser utilizada para programar algoritmos de control de mayor complejidad, e incluso puede ser adaptada o modificada para agregar sensores con las entradas de uso general que se dejaron disponibles. El diseño incluye componentes que le dan versatilidad, tales como comunicación serial, entradas de programación, LEDs indicadores, etc., los cuales resultaron ser muy útiles a la hora de conectar el banco de pruebas y realizar mediciones de velocidad. Esta interfaz de control, puede ser una excelente opción comparada con las tarjetas de desarrollo profesionales, las cuales pueden tener un costo muy por encima de los recursos disponibles de los estudiantes.

Sobre el software del controlador

El desarrollo de un software de control basado en Labview permitió monitorear el control de la velocidad del motor BLDC y así poder detectar los errores en las mediciones de las RPM reales y las medidas. La herramienta fue de gran utilidad, ya que permitió controlar los principales aspectos del motor, tal como la velocidad, el sentido de giro y el estado de encendido o apagado del motor, sin necesidad de modificar código en el DSP. La principal función es el monitoreo de los cambios realizados por el usuario en tiempo real desde la interfaz en cualquier ordenador conectado a la interfaz de control.

5. Conclusión

El banco de pruebas implementado, opera de manera de manera funcional usando una estrategia de conmutación básica y de lazo abierto para un motor BLDC de baja potencia. El diseño y construcción de la instrumentación electrónica para la medición de variables eléctricas como corrientes y voltajes, así como de variables como la velocidad y posición de rotor del motor, son de utilidad para las pruebas de rendimiento y caracterización de la máquina eléctrica.

La construcción del inversor con la topología de la electrónica de potencia presentada en el trabajo, permite probar diferentes motores con potencias similares e incluso de potencias más elevadas.

Las pruebas de velocidad muestran que la parte de potencia y control son funcionales y respetan la conmutación requerida para hacer girar el rotor del motor de una manera óptima.

El diseño del software del controlador, envía y recibe correctamente los datos necesarios para mantener una armonía en el banco de pruebas. No se pierde información de las señales adquiridas y se pueden generar diferentes frecuencias de conmutación de operación para el motor.

El banco queda listo y funcional para otras aplicaciones de investigación, donde existan oportunidades de mejora, como la programación, el entorno de gráfico, adquirir más señales de interés para realizar otro tipo de conmutaciones o controles de lazo cerrado.

6. Bibliografía y Referencias

- [1] Baldursson Stefán, BLDC Motor Modelling and Control – A Matlab®/Simulink®. Gothenburg, Sweden: Institutionen för Energi och Miljö, May 2005.
- [2] California Eastern Laboratories. (2010, febrero) http://www.cel.com/pdf/data_sheets/ps2501.pdf.
- [3] Da Y., Shi X., Krishnamurthy M., (2011) Health monitoring, fault diagnosis and failure prognosis techniques for brushless permanent magnet machines, IEEE Vehicle Power and Propulsion Conference, Pages 1-7.
- [4] Hetai Motor. (2014) Promoco Motors. <http://www.promoco-motors.com/products/BLDC/42BLF%20Series.pdf>.
- [5] Microchip Technology Incorporated. (2003) Application Notes: <http://www.microchip.com/>.
- [6] Lei F., Du B., Liu X., Chai T., (2016) Optimization of an implicit constrained multy-physics system for motor wheels of electric vehicle, Energy, Volume 113, Pages 980-990.

- [7] Mazaheri A., Radan A., (2017) Performance evaluation of nonlinear kalman filtering techniques in low speed brushless DC motor driven sensor-less position system, *Control Engineering Practice*, Volume 60, Pages 148- 156.
- [8] Modrack Christoffer Nilsson Daniel, "Universal Embedded Motor Control," Göteborg, 2013.
- [9] Murrillo Duberney, Restrepo Carlos. Torres Carlos Andrés., "Diseño y construcción de un inversor trifásico," *Scientia et Technica* Año XIV, no. 40, pp. 37-42, diciembre 2008.
- [10] National Instruments Corporation. (2016, octubre) NI: <http://www.ni.com/labview/why/esa/>.
- [11] Tashakori A., Ektesabi M., (2013) Fault diagnosis of in-wheel BLDC motor drive for electric vehicle application, *IEEE Intelligent Vehicles Symposium*, Pages 925-930.
- [12] Tibor B., Fedak V., Durovsky F., (2011) Modeling and simulation of the BLDC motor in matlab gui, *Industrial Electronics IEEE International Symposium on*, Pages 1403-1407.
- [13] Usman A., Joshi B., Rajpurohit B., (2016) A review of modeling, analysis and control methods of brushless motors, *International Conference on Computation of Power Energy Information and Communication (ICCPEIC)*, Pages 337- 343.
- [14] Wu Q., Tian W., (2012) Design of permanent magnet Brushless DC motor control system based on dsPIC30f4012, *Procedia Engineering*, Volume 29, Pages 1-7.