

SISTEMA DE MONITOREO EN TIEMPO REAL BASADO EN FPGA PARA LÍNEAS DE TRANSMISIÓN

Edson Eduardo Cruz Miguel

Universidad Autónoma de Querétaro, cerro de las campanas s/n 76010, teléfono
ecruz30@alumnos.uaq.mx

Juvenal Rodríguez Reséndiz

Universidad Autónoma de Querétaro, cerro de las campanas s/n 76010, teléfono
juvenal@uaq.edu.mx

Resumen

El presente artículo muestra el diseño de un sistema de monitoreo de energía eléctrica empleando una interfaz gráfica en LabVIEW. El sistema sensa las señales de tensión y corriente eléctrica por medio de una etapa de adquisición basada en un FPGA de la familia SPARTAN 6 de XILINX, una vez adquiridos los datos, se realiza dentro del FPGA el cálculo de valores RMS. Posteriormente los datos adquiridos son enviados a la PC a través de una comunicación RS-232 implementada en el FPGA. En LabVIEW se muestra los valores RMS de voltaje y corriente y las gráficas de ambas señales, así como las potencias activas, reactiva y aparente.

Palabra(s) Clave(s): FPGA, LabVIEW, monitoreo en tiempo real, RMS, VHDL.

1. Introducción

La medición de variables eléctricas tanto en una residencia o en la industria es importante debido a que no es posible realizar un almacenamiento de los datos por lo que es indispensable tener una medición exacta de estos consumos.

En la actualidad los sistemas embebidos forman parte fundamental tanto de dispositivos industriales como comerciales, debido a sus múltiples aplicaciones y

ofrecen ventajas tales como disminución del costo y tamaño, el aumento de la velocidad, fiabilidad y flexibilidad, alto rendimiento, por mencionar algunos [1].

Los FPGA (Arreglo de Compuertas de Campo Programable) son dispositivos que permiten el desarrollo de hardware y realizar operaciones de forma paralela, lo que ofrece alta velocidad y flexibilidad para aplicaciones de procesamiento de señales [2]. Por estas razones se pretende fomentar el uso de la tecnología FPGA para el desarrollo tecnológico y la investigación.

El diseño del sistema está estructurado como se muestra en la figura 1. Primero se realiza la detección de las señales de voltaje y corriente de un sistema eléctrico monofásico. En seguida se realiza el acoplamiento de las señales a niveles de 0 a 3.3 Vcc, de acuerdo a las características del ADC (Convertidor Analógico-Digital). El FPGA tiene el control de la comunicación del ADC por medio de un protocolo SPI (Serial Peripheral Interface) y la transmisión de los datos hacia la PC, además de la implementación del cálculo de valores RMS (raíz media cuadrática) de las señales. Finalmente las señales y variables eléctricas como valores RMS, potencias activas, reactivas y aparentes son mostradas en la interfaz desarrollada en LabVIEW. A continuación se describen cada una de las secciones mostradas en la figura 1, que se desarrollaron para el diseño del sistema de monitoreo en tiempo real basado en un FPGA.

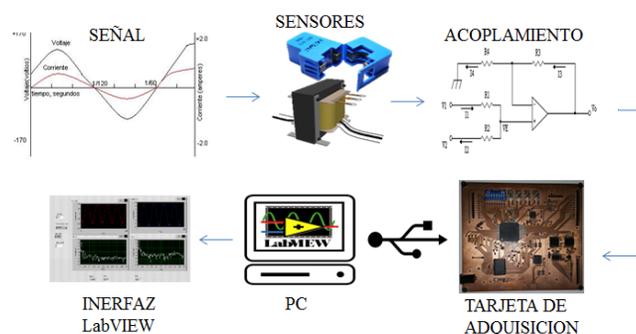


Figura 1 Etapas principales del monitoreo en tiempo real.

Dentro del procesamiento digital de señales es importante conocer las diferentes formas de procesar señales eléctricas de potencia, su análisis e interpretación y conocer conceptos como valores RMS, potencia activa, reactiva y aparente.

El valor eficaz o RMS de una señal de voltaje o corriente es el valor efectivo de una fuente al suministrar potencia, es decir, el valor RMS de una corriente alterna es capaz de producir el mismo trabajo que su valor en corriente continua. En la ecuación (1) se muestra como realizar el cálculo del valor RMS de una señal $f(t)$.

$$F_{RMS} = \sqrt{\frac{1}{T} \int_0^T f^2(t) dt} \quad (1)$$

Donde F es el valor RMS de la señal $f(t)$ y T es el periodo de la señal. Para una señal digitalizada el valor RMS de voltaje $v[n]$ y corriente $i[n]$ se obtienen a partir de (2) y (3). Donde N es el número de muestras obtenidas de la señal [3].

$$V_{RMS} = \sqrt{\frac{1}{N} \sum_{n=1}^N v^2[n]} \quad (2)$$

$$I_{RMS} = \sqrt{\frac{1}{N} \sum_{n=1}^N i^2[n]} \quad (3)$$

La potencia aparente S es la potencia total consumida por la carga y es el producto de los valores eficaces de voltaje y corriente como en (4).

$$S = V_{RMS} I_{RMS} = \sqrt{\frac{1}{N} \sum_{n=1}^N v^2[n]} \cdot \sqrt{\frac{1}{N} \sum_{n=1}^N i^2[n]} \quad (4)$$

La potencia activa P es la potencia capaz de transformar la energía eléctrica en trabajo. Por lo tanto es la potencia real consumida por los circuitos y se obtiene a partir de (5). Donde fp es el factor de potencia y depende del desfase entre las señales de voltaje y corriente [3, 4].

$$P = S \cdot fp \quad (5)$$

La potencia reactiva Q es aquella que no puede convertirse en trabajo y se disipa en las cargas reactivas como motores o inductores [3,4]. Es obtenida a partir de (6).

$$Q = \sqrt{S^2 - P^2} \quad (6)$$

2. Desarrollo

Para esta aplicación se requieren diferentes etapas como se muestra en la figura 1. La etapa de adquisición de las señales de la línea de transmisión. La etapa de acoplamiento de la señal. La parte de adquisición mediante un ADC, la etapa de procesamiento, almacenamiento, la etapa de transmisión de los datos hacia la PC y por último la interfaz visual en la misma.

En primera instancia, es necesario seleccionar una plataforma que presente versatilidad para la implementación de interfaces de comunicación y procesamiento de datos que represente un costo accesible. Por esta razón se seleccionó una plataforma basada en un FPGA SPARTAN 6 XC6SLX.

Basándonos en la necesidad de la aplicación, la tarjeta que se desarrolló cuenta con un puerto RS-232 para la comunicación serial con la PC, convertidores ADC y DAC (Convertidor digital-analógico) para la adquisición de los datos, memoria SRAM para el almacenamiento de los datos; además, dispone de puertos de entrada y salida para diferentes aplicaciones. En este caso, se usa el manejo de una LCD (Liquid Crystal Display). Así mismo cuenta con botones y switches para el control de aplicaciones.

Para la adquisición de la señal se seleccionó un transformador de tensión eléctrica para aislar y disminuir la amplitud de la señal y un sensor de corriente no invasivo que se muestra en la figura 2. El transformador de corriente escala la corriente del devanado primario a una más pequeña en el secundario [4]. El sensor de corriente genera una salida de $0-1 V_{cc}$ para una corriente de entrada de $0-30 A_c$.



Figura 2 Sensor de corriente alterna no invasivo que mide intensidades de hasta 30Ac.

Para la digitalización de las señales analógicas se seleccionó un convertidor ADS7844, el cual tiene una resolución de 12 bits, un tiempo de muestreo de hasta 250 ksp/s, entrada simple o diferencial de 2.7-5 Vcc y cuenta con una interfaz de comunicación SPI.

Debido a que la señal que se requiere medir es de naturaleza alterna y nuestro ADC tiene una entrada en el rango de 0-3.3 Vcc, se requiere un previo acondicionamiento de la señal para subirla y convertirla en una de corriente continua, de esta manera obtener una señal de 0V a 3.3 Vcc como en [5].

El acondicionamiento de una señal consiste en la manipulación eléctrica de dicha señal, con los dispositivos adecuados con la finalidad de obtener los rangos de voltaje o corriente necesarios para las características del diseño [6, 7].

En la figura 3 se muestra la propuesta para el acoplamiento de la señal a monitorear.

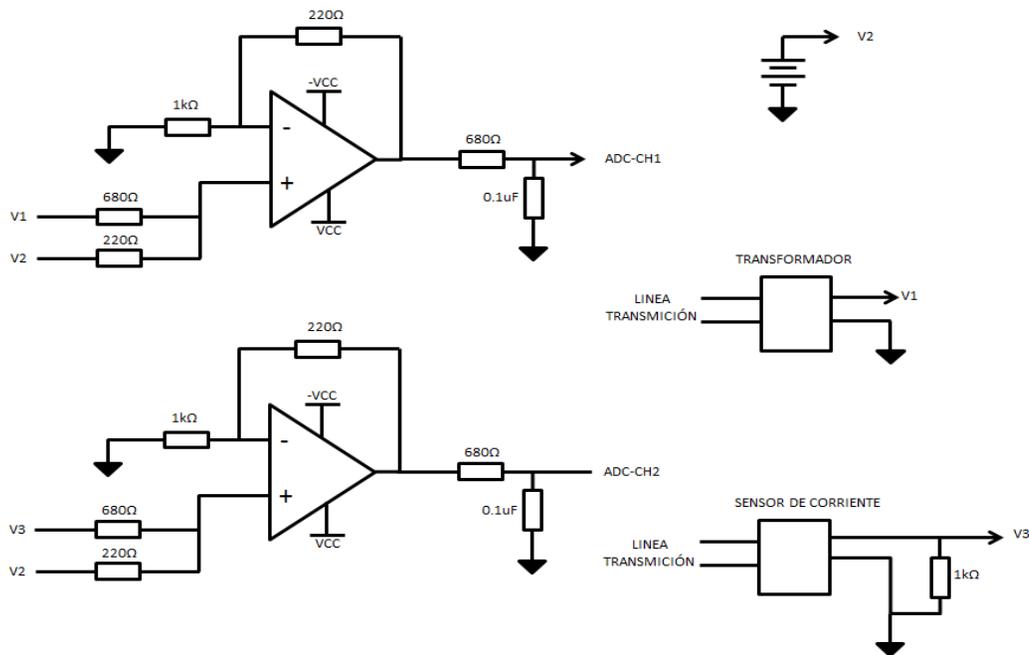


Figura 3 Acondicionamiento de la señal a monitorear.

La señal a monitorear tiene un voltaje pico de 180 V con una frecuencia de 60 Hz, el primer problema radica en el nivel de tensión, por lo que se propone un

transformador a 6 V, que a su vez nos permite aislar la parte de acoplamiento. También se propone utilizar un sensor de corriente no invasivo que nos permite medir hasta 30 A sin tener contacto con la línea, este sensor es básicamente un transformador de corriente. Ahora a la salida de los transformadores tenemos la señal a niveles controlables, pero aún con niveles negativos de tensión. Por lo que se propone utilizar amplificadores operacionales con una configuración sumador no inversor que permita, por una parte disminuir los niveles de tensión y a su vez montarlos en una componente de corriente directa para obtener los niveles requeridos para el ADC. Las ecuaciones (7), (8) y (9) son referentes al modelo de la configuración sumador no inversor de la figura 4.

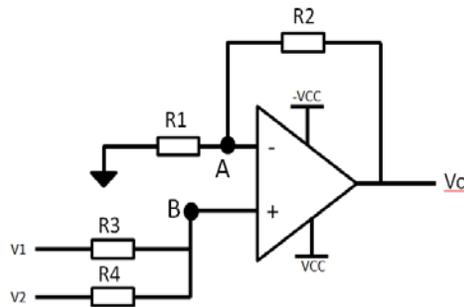


Figura 4 Sumador no inversor.

Aplicando el análisis para amplificadores operacionales se tiene que en el nodo A y B de la figura 4 la tensión eléctrica es igual; aplicando el teorema de superposición se obtienen ecuaciones 7, 8 y 9.

$$V_o \frac{R1}{R1 + R2} = V_A \quad (7)$$

$$\frac{V1 - V_B}{R3} = \frac{V_B - V2}{R4} \quad (8)$$

$$V_B = \frac{V1 \cdot R4 + V2 \cdot R3}{R3 + R4} \quad (9)$$

Haciendo $V_A = V_B$, se obtiene (10).

$$V_o = \frac{R_1 + R_2}{R_3 + R_4} \cdot \frac{V_1 \cdot R_4 + V_2 \cdot R_3}{R_1} \quad (10)$$

Si se conoce las entradas de tensión eléctrica se puede proponer los valores de resistencias para obtener la respuesta requerida por las características del sistema. Los valores de resistores obtenidos son: $R_1=1 \text{ k}\Omega$, $R_2=220 \text{ }\Omega$, $R_3=680 \text{ }\Omega$, $R_4=270 \text{ }\Omega$ aplicando un offset de 2 V.

La tarjeta de adquisición, de datos basada en un FPGA, se desarrolló en Altium. En la figura 5 se muestra la tarjeta maquinada (parte superior) y una vista desde el software Altium (parte inferior).

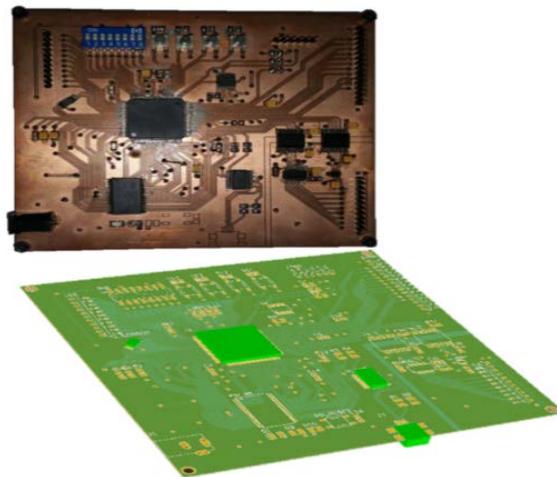


Figura 5 Tarjeta de adquisición desarrollada en Altium.

La tarjeta cuenta con una memoria SRAM 256 Kx16, un puerto RS-232, 1 ADS7844 y un DAC121S, 2 aisladores uno para cada convertidor. Un Puerto para LCD, 8 switches, 4 botones, 20 pines de entrada y/o salida de propósito general con un reloj maestro de 50 MHz.

En la figura 6 se muestra un diagrama de la implementación para el FPGA del sistema de monitoreo en tiempo real. Se realiza la parte del control de la comunicación entre el FPGA y el ADS7844 por medio de un protocolo SPI, además de la interfaz UART para comunicación con la PC y el driver para desplegar los valores RMS en la LCD.

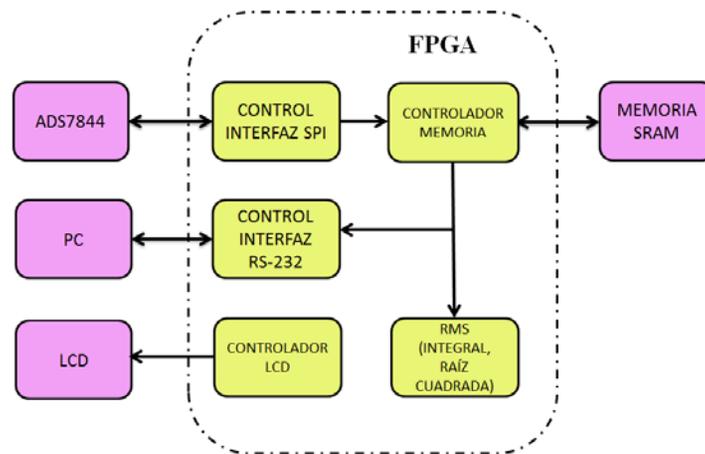


Figura 6 Metodología implementada para sistema de monitoreo en tiempo real.

El ADC adquiere las señales de voltaje y corriente a un periodo de muestreo de 200 us con una ventana de 813 muestras, estos datos son almacenados en la memoria SRAM y enviados a la computadora por el puerto serial para realizar un análisis de los mismos. Una vez que se tienen almacenados los datos se procede a realizar el cálculo del valor RMS de cada señal.

Este cálculo se implementa por medio de dos bloques principales, una unidad MAC (Unidad Multiplicadora Acumuladora) como se muestra en la figura 7, para realizar el producto de vectores [8]. Y el cálculo de la raíz cuadrada usando la propuesta en [7].

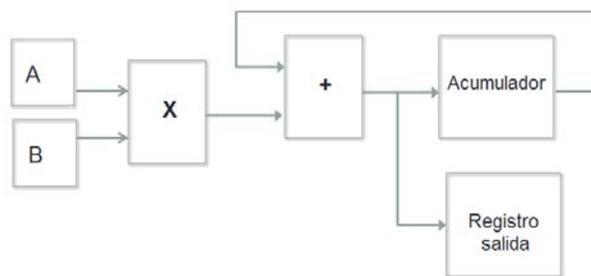


Figura 7 Unidad MAC implementada en FPGA.

De acuerdo con (2) la sumatoria de la señal de voltaje al cuadrado se soluciona por medio de una unidad MAC de N iteraciones que tiene como entrada el mismo vector de la señal de voltaje que viene del ADC. Entonces, a la entrada se tiene un

formato de punto fijo de 1.12 x 1.12, para a la salida obtener un formato 1.12. Este resultado es multiplicado por una ganancia para obtener la magnitud de la señal original. El cálculo de la raíz cuadrada se realiza a través de un registro de aproximaciones sucesivas (SAR). En este método el resultado es calculado secuencialmente, resultando un dígito en cada iteración [7, 9, 10]. Para esto, se inicia con la ecuación 11.

$$y = \sqrt{x} \quad (11)$$

Si se eleva al cuadrado ambos términos, se obtiene ecuación 12.

$$y^2 = x \quad (12)$$

Posteriormente, se asigna un valor a la variable y , el cual va cambiando en cada iteración hasta que el resultado sea muy cercano al valor de x .

El primer paso es inicializar la variable y con un 1 en el bit más significativo, a continuación, se multiplica por sí mismo la variable y y se observa el valor de x . En la figura 8 se muestra un diagrama a bloques del SAR, propuesto por [7].

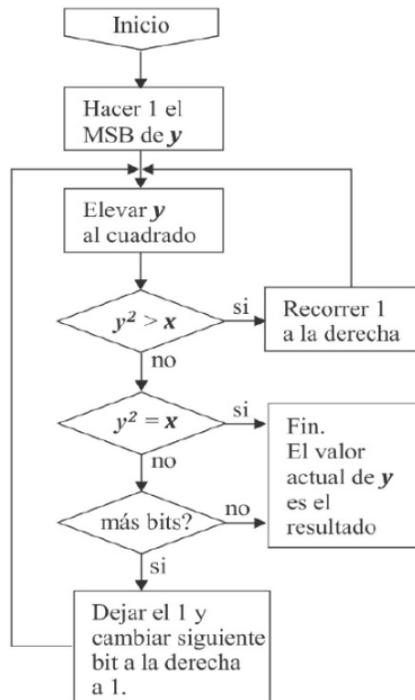


Figura 8 Registro SAR propuesto por [7].

3. Resultados

Los resultados obtenidos se muestran en una interfaz en LabVIEW dónde se despliega el factor de potencia, potencias activa, reactiva y aparente, así como los valores RMS de voltaje y corriente. En la figura 9 se muestra la interfaz realizada en LabVIEW con los resultados obtenidos.

Los valores RMS de las señales de voltaje y corriente obtenidos a través del procesamiento en el FPGA fueron de 127.68 V y 4.18 A de alterna, respectivamente, por lo que se observa que los valores RMS obtenidos con FPGA son muy parecidos a los calculados por LabVIEW.



Figure 9 Resultados desplegados en la interfaz LabVIEW.

4. Discusión

Éste proyecto, de arquitectura abierta y de bajo costo, muestra que la aplicación podría ser adaptada adaptadas para sistemas eléctricos de 3 hilos, como el trabajo realizado por [6]; en el cual se presenta el uso de un microcontrolador TMS320F28335 para monitorear la energía eléctrica de 3 hilos a baja tensión.

En el presente trabajo, se demuestra que un FPGA es una herramienta viable para el cálculo para cargas resistivas y los resultados fueron mostrados gráficamente en donde se observa que las señales de tensión y corriente de la línea no existe desfase, por lo que el factor de potencia es aproximadamente igual a 1.

5. Conclusiones

En el presente trabajo de investigación, se utiliza un FPGA para la medición de variables eléctricas en sistemas monofásicos de baja tensión y se hace el cálculo de valores RMS y factor de potencia con el método SAR. Se demuestra que la tarjeta que se diseñó basada en FPGA es capaz de competir con sistemas de medición de calidad de la energía comerciales. Ya que el sistema construido es basado en un FPGA, se puede decir que es de arquitectura abierta y de bajo costo. Debido a los resultados, este trabajo propone el desarrollo de una plataforma de monitoreo a bajo costo que puede ser usada como plataforma educativa de los estudiantes y fomentar el uso de la tecnología FPGA. Para trabajo a futuro, se contempla que el sistema monitoreará para un sistema de baja tensión a más hilos.

6. Bibliografía y Referencias

- [1] G. S. Gawande and K. B. Khanchandani, "Efficient Design and FPGA Implementation of Digital Filter for Audio Application," 2015 Int. Conf. Comput. Commun. Control Autom., pp. 906–910, 2015.
- [2] S. Bhattacharjee, S. Sil, and A. Chakrabarti, "Evaluation of Power Efficient FIR Filter for FPGA based DSP Applications," *Procedia Technol.*, vol. 10, pp. 856–865, 2013.
- [3] CHAPMAN, Stephen J.; ROZO CASTILLO, E. Máquinas eléctricas. 2000.
- [4] M. Trejo-Perea, G. Herrera-Ruiz, D. Vargas-Vázquez, R. Luna-Rubio, and G. J. Rios-Mo-reno, "System Electrical Power Monitoring Manifold Based on Software Development and an Embedded System for Intelligent Buildings," *J. Energy*, vol. 137, no. March, pp. 1–10, 2011.
- [5] M. A. R. Guerrero Rodríguez, "Evaluación de los parámetros de desempeño de un convertidor analógico – digital utilizando técnicas de procesamiento digital de señales," p. 123, 2012.
- [6] HADJIDEMETRIOU, Lenos, et al. Low-cost real-time monitoring of a laboratory scale power system. En 2016 18th Mediterranean Electrotechnical Conference (MELECON). IEEE, 2016. p. 1-6.

- [7] Rodriguez-Resendiz, J., Herrera-Ruiz, G., Rivas-Araiza, E.A.: Adjustable speed drive project for teaching a servo systems course laboratory. *IEEE Trans. Educ.* 54, 657–666 (2011).
- [8] Troncoso, René de F. Romero. *Electrónica digital y lógica programable*. Universidad de Guanajuato (2007).
- [9] E. Styvaktakis, “Automatic classification of power system events using RMS voltage measurements,” *Power Eng. Soc. Summer Meet.* 2002, pp. 824–829, 2002.
- [10] T. Sutikno, A. Z. Jidin, A. Jidin, N. Rumzi, and N. Idris, “Simplified VHDL Coding of Modified Non-Restoring Square Root Calculator,” *Int. J. Reconfigurable Embed. Syst.*, vol. 1, no. 1, pp. 37–42, 2012.
- [11] D. Automation, S. Committee, and I. Computer, *IEEE Std 1076-2008 (Revision of IEEE Std 1076-2002) IEEE Standard VHDL Language Reference Manual*, vol. 2008, no. January. 2009.