

# **Estrategia de Control para Inversor Multinivel con Capacitores Flotantes**

**Francisco Javier Chavero Ramírez**

Instituto Tecnológico de Celaya, Av. Tecnológico y A. García Cubas S/N A.P. 57, C.P. 38010, Celaya,  
Gto. Teléfono: 01 (461) 611 75 75  
*fcoja\_chavrmz\_1@hotmail.com*

**Héctor Juan Carlos López Tapia**

Instituto Tecnológico de Celaya, Av. Tecnológico y A. García Cubas S/N A.P. 57, C.P. 38010, Celaya,  
Gto. Teléfono: 01 (461) 611 75 75  
*hector.lopez@itcelaya.edu.mx*

**Nimrod Vázquez Nava**

Instituto Tecnológico de Celaya, Av. Tecnológico y A. García Cubas S/N A.P. 57, C.P. 38010, Celaya,  
Gto. Teléfono: 01 (461) 611 75 75  
*n.vazquez@ieee.org*

## **Resumen**

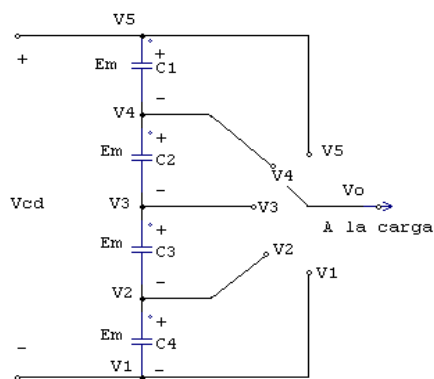
La mayoría de los inversores multinivel (MLI's) trabajan por separado el controlador para la regulación de tensión y el modulador por la facilidad que pueden resultar los esquemas de control para su implementación. Por tal motivo en este documento se presenta una nueva técnica de control para la regulación de tensión de salida para esta familia de inversores multinivel, la cual fue implementada mediante una máquina de estados. El control propuesto fue implementado en el inversor multinivel con capacitores flotantes (FCMLI). La principal ventaja que ofrece el control propuesto es que se modela al inversor multinivel como un conjunto de estados con sus respectivas condiciones con la finalidad de generar una máquina de estados, por lo que su implementación resulta fácil de comprender y desarrollar. Por último se presentan las pruebas realizadas al inversor multinivel en las que se resalta la baja distorsión armónica obtenida en la tensión de

salida, la respuesta que tiene el control para ajustarse eficazmente ante alteraciones de amplitud-frecuencia en la señal de referencia y además brinda buena regulación de tensión al momento de realizar un cambio de carga.

**Palabras Claves:** FCMLI, MLI's, Modulación, Topología.

## 1. Introducción

Gran variedad de aplicaciones industriales requieren de alta-mediana potencia (drives para motores, conexión a la red, energías renovables) por lo que la estructura multinivel es una buena opción ya que por la forma en que se dividen los esfuerzos en tensión o corriente de los dispositivos de conmutación permite manejar altas potencias con poca distorsión armónica. La forma de entender los convertidores CD/CA multinivel es considerarlo como un seleccionador de tensión, (ver Fig. 1), en donde la tensión de alterna de salida se obtiene a partir de diferentes niveles de tensión de continua de entrada. Esta es la diferencia básica entre un inversor multinivel y un inversor tradicional, ya que la tensión de continua de entrada presenta un único nivel en un inversor tradicional.



**Fig. 1. Esquema de un polo del inversor multinivel por un interruptor.**

El inversor multinivel sintetiza una tensión senoidal a partir de varios niveles de tensión de CD, la Fig. 2 muestra la forma de onda de salida de un inversor multinivel formada por escalones de tensión.

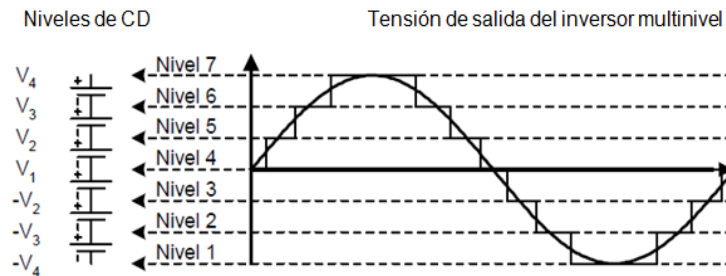


Fig. 2. Tensión de salida de un inversor multinivel.

En las últimas dos décadas se han reportado variantes a las estructuras multinivel, pero existen tres topologías básicas [1, 2]: Inversor Multinivel con Diodo Fijador (DCMLI) [3, 4], Inversor Multinivel en Cascada (CMLI) [5], e Inversor Multinivel con Capacitores Flotantes (FCMLI) [6], en esta topología se enfoca la aplicación de este trabajo.

### Inversor Multinivel con Capacitores Flotantes (FCMLI)

Este tipo de inversor multinivel utiliza una estructura escalonada de capacitores, en donde la salida puede expresarse como las posibles combinaciones de conexión de los capacitores de los que se compone, utiliza capacitores para establecer los niveles de tensión. Esta topología introduce más estados de conmutación que pueden ser usados para mantener balanceada la carga de los capacitores. Las principales características del FCMLI son las siguientes:

- Conforme aumenta el número de niveles se requiere de más capacitores.

- El esfuerzo en tensión de los dispositivos disminuye conforme aumenta el número de niveles.
- Proporciona redundancia de estados para la generación de ciertos niveles, permitiendo flexibilidad para mantener la carga en los capacitores.
- El arranque es más complejo que en el inversor multinivel con diodo fijador.
- Maneja potencia activa y reactiva.

Esta familia de inversores multinivel requiere de señales de control para cada uno de los dispositivos de conmutación y para ello se han reportado diferentes técnicas que permiten que estas señales presenten una modulación senoidal. A continuación se describen las técnicas de modulación para los inversores multinivel.

## 2. Técnicas de Modulación para MLI's

El principal objetivo de las técnicas de modulación para los inversores multinivel es sintetizar una forma de onda lo más parecido a la forma de onda senoidal. Además la mayoría de las técnicas que se han desarrollado son para resolver principalmente dos problemas: para reducir el contenido armónico y para reducir las pérdidas por conmutación. Los métodos de modulación se pueden clasificar de acuerdo a la frecuencia de conmutación a la cual se está operando [7], tal como se muestra en la Fig. 3.

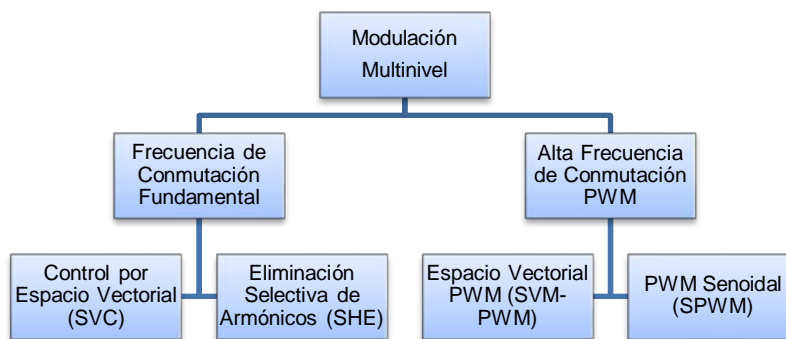


Fig. 3. Clasificación de las técnicas de control para la modulación MLI's.

## **Modulación Senoidal por Ancho de Pulso (SPWM) [8]**

El control SPWM se basa en el uso de señales triangulares, las cuales se llaman portadoras y se comparan con una señal senoidal. Para un inversor de N-niveles se requieren de  $(m-1)$  señales portadoras. Tanto la frecuencia  $f_c$  y el voltaje de pico a pico de las portadoras debe de ser la misma. La señal de modulación es la senoidal con una frecuencia  $f_m$  y una amplitud  $A_m$ . En cada instante cada una de las portadoras se compara con la señal de modulación, y si la señal moduladora es mayor que la portadora triangular conmuta al interruptor de encendido.

Los principales parámetros del proceso de modulación son los siguientes:

- La relación de frecuencia  $k = f_c/f_m$ ; en donde  $f_c$  es la frecuencia de las portadoras triangulares,  $f_m$  es la frecuencia de la señal moduladora.
- El índice de modulación  $M = A_m/(m \cdot A_c)$ ; en donde  $A_m$  es la amplitud de la señal de modulación,  $A$  es la amplitud de pico a pico de las señales portadoras.

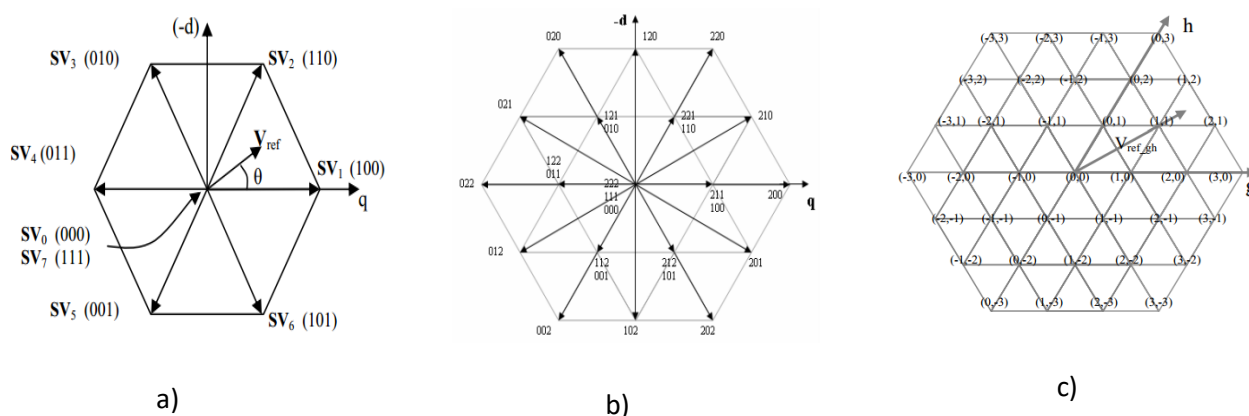
Esta técnica es muy utilizada en aplicaciones industriales, en caso de que se cuenten con una serie de portadoras se suele implementar un control por corrimiento de fase, es decir, que cada una de las portadoras es desfasada por un ángulo. Esta técnica reduce los armónicos que se presentan en la tensión de carga.

## **Modulación por Espacios Vectoriales (SVM-PWM) [9, 10, 11]**

El principio de esta técnica es programar cada uno de los tiempos de conmutación auxiliándose con diagramas vectoriales, los cuales representan los estados de carga y descarga de los elementos que almacenan energía. La gran ventaja de esta técnica es que puede implementarse en cualquier tipo de inversor. En la Fig. 4 se muestra el diagrama vectorial para dos, tres, y cuatro niveles. Estos diagramas vectoriales son aplicables para los inversores de diodo fijador, capacitor flotante y cascada, únicamente es necesario identificar los estados de cada interruptor para la conformación de los

diferentes niveles. Con tres vectores adyacentes pueden sintetizar un vector de voltaje deseado calculando el ciclo de trabajo ( $T_j, T_{j+1}, T_{j+2}$ ) para cada vector.

$$V^* = (T_j V_j + T_{j+1} V_{j+1} + T_{j+2} V_{j+2}) / T \quad [1]$$



**Fig. 4. Diagrama vectorial para inversor multinivel: a) dos niveles, b) tres niveles y c) cuatro niveles.**

Otra de las ventajas importantes es que conforme el número de niveles incrementa, la redundancia en los estados de conmutación de los dispositivos se hace más compleja para la selección de la secuencia a implementar. Por lo que se implementa por programación a través de una FPGA, DSP, DSPic, Pic, etc. Lo que lo hacen ideal para aplicaciones de alta potencia y alta tensión.

### Eliminación Selectiva de Armónicos (SHE-PWM) [12, 13, 14]

Esta técnica es implementada para eliminar armónicos específicos existentes en la señal de salida de un inversor, principalmente los más cercanos a la frecuencia fundamental, mientras que los de la frecuencia de conmutación son eliminados mediante la implementación de filtros externos. Este método consiste en realizar una inyección de un

armónico específico, puede ser programada o analógica. En la Fig. 5 se muestra una simetría de cuarto de onda escalonada en forma de onda en tensión sintetizada por un inversor de N-niveles ( $2m+1$ ). Donde  $m$  es el número de ángulos de conmutación.

**Fig. 5. Forma de onda de tensión sintetizada por un inversor de N-niveles ( $2m+1$ ).**

Mediante el análisis de las series de Fourier, la amplitud de cualquier N-ésimo armónico impar de la forma de onda escalonada puede expresarse de la siguiente manera:

$$h_n = \frac{4}{n\pi} \sum_{k=1}^m [V_k \cos(n\alpha_k)] \quad [2]$$

Donde  $V_k$  es el nivel  $k$ -ésimo de voltaje de CD,  $n$  es un armónico de orden impar,  $m$  es el número de ángulos de conmutación, y  $\alpha_k$  es el ángulo-ésimo de conmutación. Cabe resaltar que para la Fig. 5 se debe de satisfacer:

$$\alpha_1 < \alpha_2 < \alpha_3 < \dots < \alpha_{m-1} < \alpha_m < \frac{\pi}{2}$$

### **Control por Espacio Vectorial [15]**

Se ha introducido un método de control conceptualmente diferente para el control de inversores multinivel, basado en la teoría de espacios vectoriales. Esta técnica de control (SV), ofrece la ventaja de que trabaja a una baja frecuencia de conmutación, además no

genera el valor medio de la tensión de carga en cada intervalo de conmutación tal como es el principio del SVM. La idea principal del SVC es entregar a la carga un vector de tensión que minimice el error de la distancia del vector de referencia  $V_{ref}$ . En la Fig. 6 se presentan los 311 espacios vectoriales generados por un inversor multinivel de 11 niveles. En la cual también se incluye el vector de tensión de carga de referencia. Por lo que la gran cantidad de vectores que proporciona solo genera pequeños errores en relación con el vector de referencia.

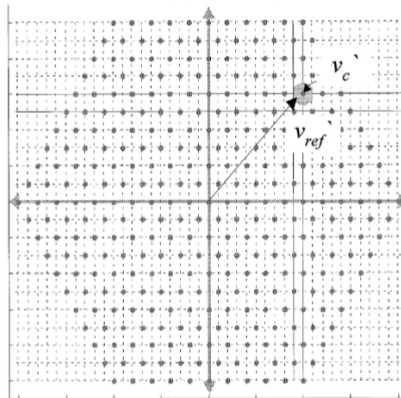


Fig. 6. Espacios vectoriales de tensión de la carga para un inversor de 11-niveles.

### 3. Control Propuesto para el Inversor Multinivel con Capacitores Flotantes

La mayoría de las técnicas de control de modulación para MLI's se implementan en lazo abierto. Por lo que se propone una técnica de control de modulación para esta familia, específicamente el algoritmo del control propuesto se implementó a la topología FCMLI de tres niveles, (ver Fig. 7), la ventaja de la técnica de control es que se modela al inversor multinivel como un conjunto de estados con la finalidad de generar una máquina de estados.



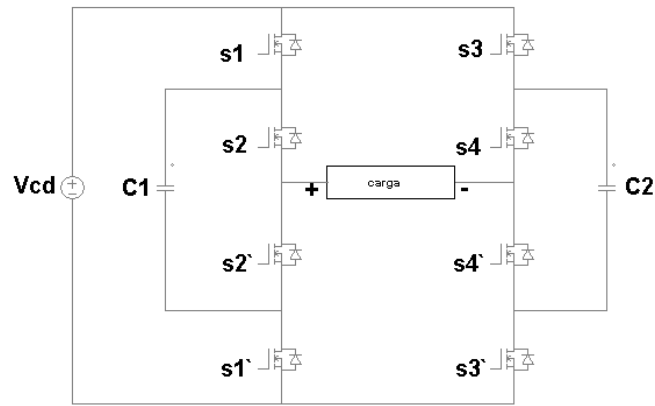


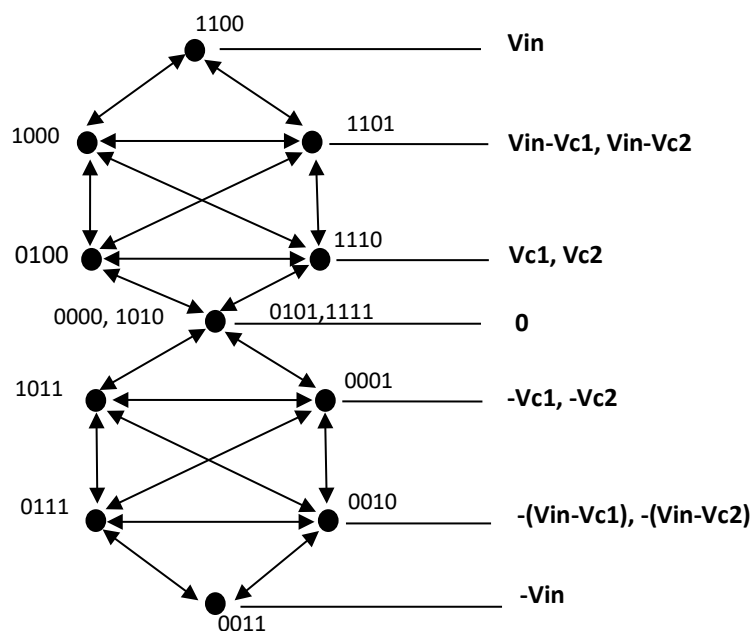
Fig. 7. FCMLI de tres niveles.

En la tabla 1 se muestran los estados de conmutación para obtener los niveles del FCMLI. En esta topología existe redundancia de combinaciones para generar un nivel.

Tabla 1. Estados de conmutación para el FCMLI de tres niveles.

Interruptor Nivel Generado	S1	S2	S3	S4
0 V	1	1	1	1
	1	0	1	0
	0	1	0	1
	0	0	0	0
+ (V_capacitor)	0	1	0	0
	1	1	1	0
+ (V_entrada-V_capacitor)	1	0	0	0
	1	1	0	1
+ (V_entrada)	1	1	0	0
	0	0	0	1
- (V_capacitor)	1	0	1	1
	0	0	1	0
- (V_entrada-V_capacitor)	0	1	1	1
	0	0	1	1

Una vez que se conocen los diferentes modos de conmutación se prosigue a realizar una síntesis de operación del FCMLI así como sus opciones para el salto entre niveles como se muestra en la Fig. 8.



**Fig. 8. Síntesis de los modos de operación del FCMLI.**

Basado en la Fig: 8 se crean las tablas 2-3 en donde se obtienen las combinaciones óptimas en función de 5 condiciones:

1. Se compara la señal senoidal de referencia con respecto a la tensión de salida del inversor.
2. Se verifica en qué ciclo se encuentra la señal de referencia senoidal.
3. Se pregunta en qué nivel se encuentra la señal de referencia.
4. Se compara la tensión del capacitor 1 con respecto a una señal de referencia. Se compara la tensión del capacitor 2 con respecto a una señal de referencia.

Nivel de transición; Indica a que estado saltará de acuerdo a las condiciones.

**Tabla 2. Combinaciones óptimas para el seguimiento de la señal senoidal de referencia para el ciclo negativo tomando en cuenta 5 condiciones.**

Condición 1 $V_{ref} \geq V_{out}$ "1" $V_{ref} < V_{out}$ "0"	Condición 2 $V_{ref} \geq 0$ "1" $V_{ref} < 0$ "0"	Condición 3 00 "Nivel 0V" 01 "Nivel Vc" 10 "Nivel Vc-Vin" 11 "Nivel Vin"	Condición 4 $C_1 \geq V_{refc_1}$ "1" $C_1 < V_{refc_1}$ "0"	Condición 5 $C_2 \geq V_{refc_2}$ "1" $C_2 < V_{refc_2}$ "0"	Nivel de Transición
0	0	00	0	0	0
0	0	00	0	1	0
0	0	00	1	0	0
0	0	00	1	1	0
0	0	01	0	0	0
0	0	01	0	1	0
0	0	01	1	0	0
0	0	01	1	1	0
0	0	10	0	0	-Vc
0	0	10	0	1	-Vc
0	0	10	1	0	-Vc
0	0	10	1	1	-Vc
0	0	11	0	0	-(Vin-Vc)
0	0	11	0	1	-(Vin-Vc)
0	0	11	1	0	-(Vin-Vc)
0	0	11	1	1	-(Vin-Vc)
1	0	00	0	0	-Vc
1	0	00	0	1	-Vc
1	0	00	1	0	-Vc
1	0	00	1	1	-Vc
1	0	01	0	0	-(Vin-Vc)
1	0	01	0	1	-(Vin-Vc)
1	0	01	1	0	-(Vin-Vc)
1	0	01	1	1	-(Vin-Vc)
1	0	10	0	0	-Vin
1	0	10	0	1	-Vin
1	0	10	1	0	-Vin
1	0	10	1	1	-Vin
1	0	11	0	0	-Vin
1	0	11	0	1	-Vin
1	0	11	1	0	-Vin
1	0	11	1	1	-Vin

**Tabla 3. Combinaciones óptimas para el seguimiento de la señal senoidal de referencia para el ciclo positivo tomando en cuenta 5 condiciones.**

Condición 1 $V_{ref} \geq V_{out}$ "1" $V_{ref} < V_{out}$ "0"	Condición 2 $V_{ref} \geq 0$ "1" $V_{ref} < 0$ "0"	Condición 3 00 "Nivel 0V" 01 "Nivel $V_c$ " 10 "Nivel $V_c - V_{in}$ " 11 "Nivel $V_{in}$ "	Condición 4 $C_1 \geq V_{refc_1}$ "1" $C_1 < V_{refc_1}$ "0"	Condición 5 $C_2 \geq V_{refc_2}$ "1" $C_2 < V_{refc_2}$ "0"	Nivel de Transición
0	1	00	0	0	0
0	1	00	0	1	0
0	1	00	1	0	0
0	1	00	1	1	0
0	1	01	0	0	0
0	1	01	0	1	0
0	1	01	1	0	0
0	1	01	1	1	0
0	1	10	0	0	$V_c$
0	1	10	0	1	$V_c$
0	1	10	1	0	$V_c$
0	1	10	1	1	$V_c$
0	1	11	0	0	$V_{in} - V_c$
0	1	11	0	1	$V_{in} - V_c$
0	1	11	1	0	$V_{in} - V_c$
0	1	11	1	1	$V_{in} - V_c$
1	1	00	0	0	$V_c$
1	1	00	0	1	$V_c$
1	1	00	1	0	$V_c$
1	1	00	1	1	$V_c$
1	1	01	0	0	$V_{in} - V_c$
1	1	01	0	1	$V_{in} - V_c$
1	1	01	1	0	$V_{in} - V_c$
1	1	01	1	1	$V_{in} - V_c$
1	1	10	0	0	$V_{in}$
1	1	10	0	1	$V_{in}$
1	1	10	1	0	$V_{in}$
1	1	10	1	1	$V_{in}$
1	1	11	0	0	$V_{in}$
1	1	11	0	1	$V_{in}$
1	1	11	1	0	$V_{in}$
1	1	11	1	1	$V_{in}$

En base a las tablas 2-3 se implementa el algoritmo para la modulación del FCMLI. En la Fig. 9 solamente se presenta el algoritmo de control para el ciclo positivo. Ya que para ambos ciclos la estructura es la misma solo cambian las condiciones.

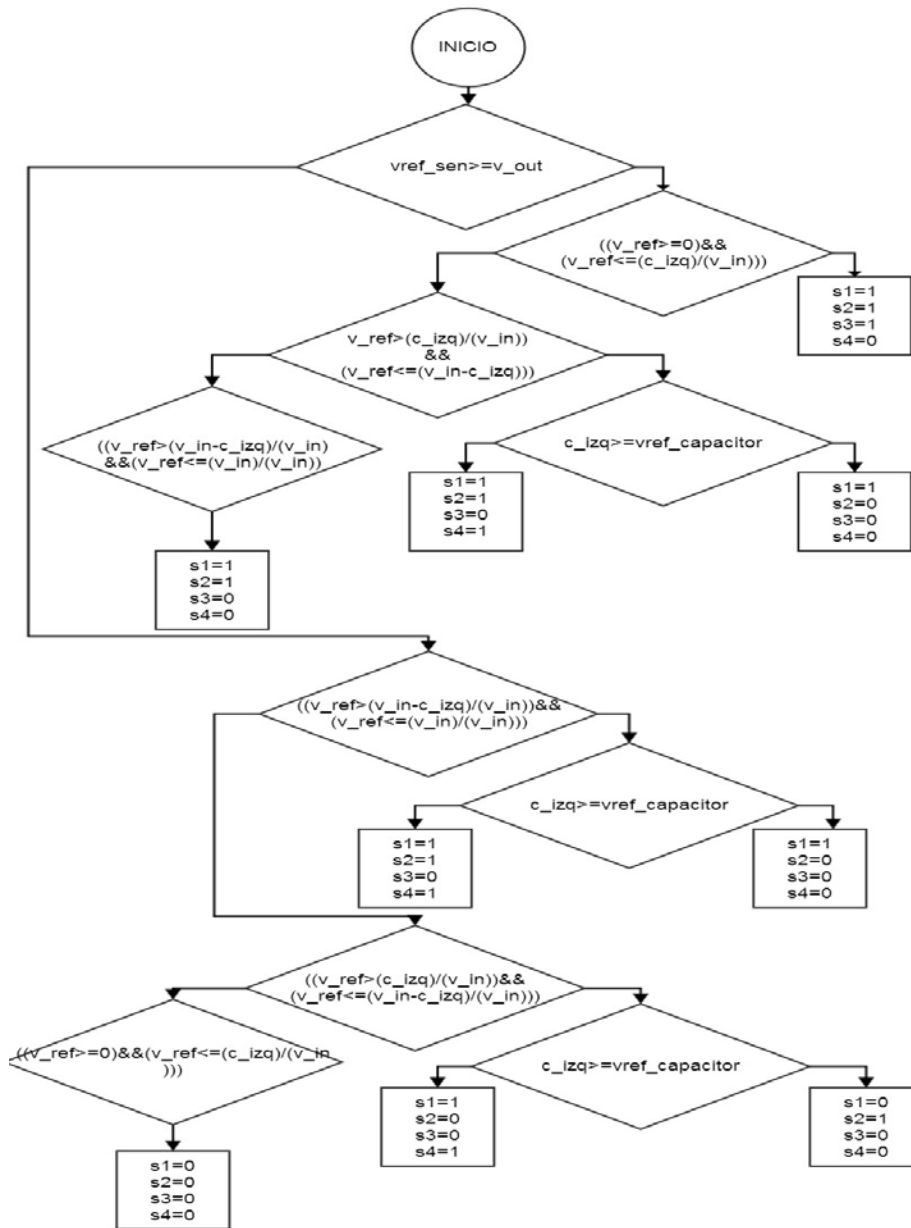


Fig. 9. Algoritmo para la técnica de control propuesta.

## 4. Resultados de Simulación

Para validar la técnica de control de modulación se realizó la simulación del FCMLI de tres niveles en el paquete de Psim, en las cuales se analizan las formas de salida tanto de la señal multinivel así como la señal de salida filtrada, en donde se discute la distorsión armónica total que presentan. También se realizó un cambio en amplitud y frecuencia de la señal de referencia para verificar el seguimiento de la referencia. Por último se hace un cambio de carga resistiva para comprobar que el control regula la tensión de salida del FCMLI. En la figura 10 se muestra la forma de onda de salida de la señal multinivel y de la señal filtrada, están muy bien definidas por los cuatro diferentes niveles que la conforman, esto ayuda a que la señal de salida contenga muy poca distorsión armónica.

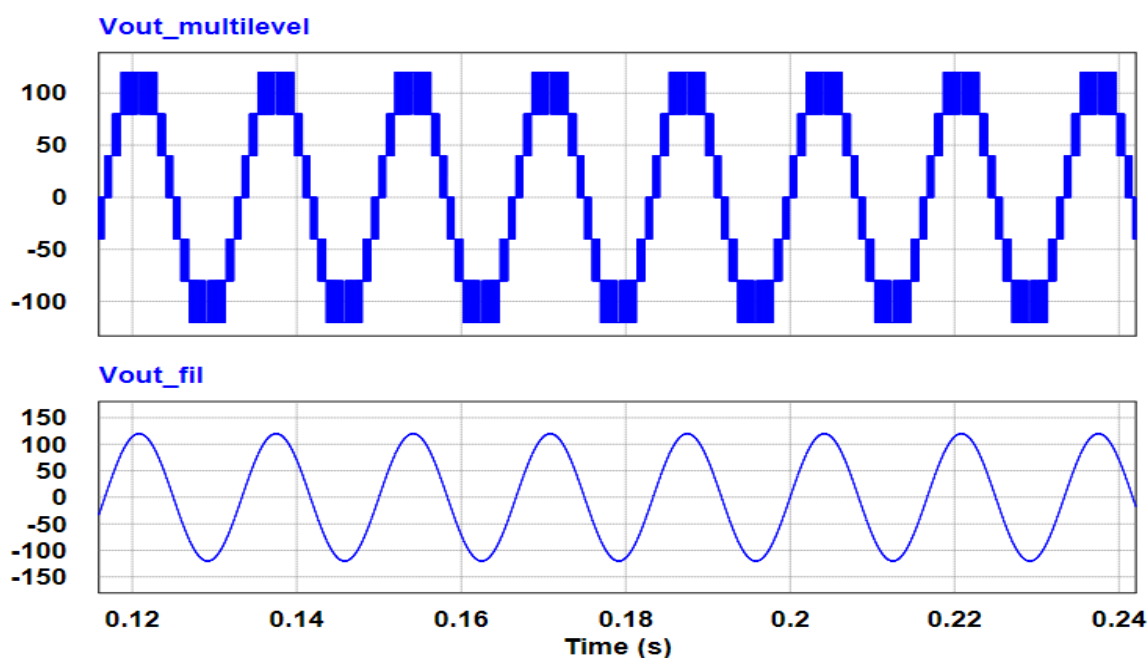
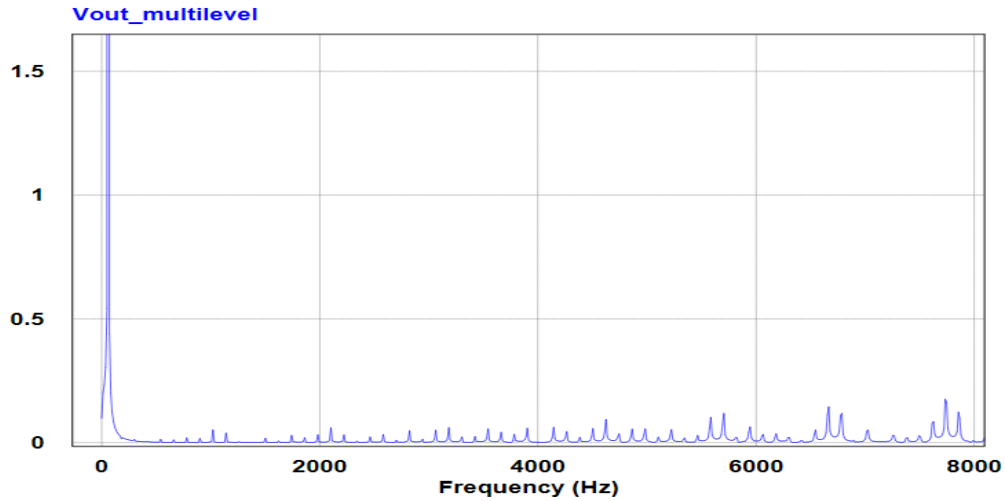
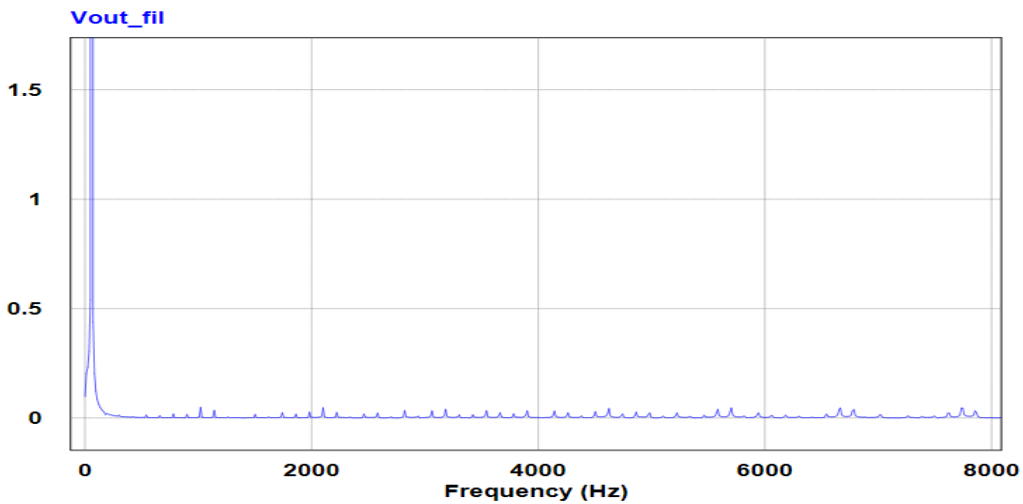


Fig. 10. Forma de onda de la señal multinivel y de la señal filtrada.

En la Fig. 11 se presenta el THD del FCMLI, se ve como se encuentran distribuidos los armónicos tanto de la señal multinivel como el de la señal de salida.



a)



b)

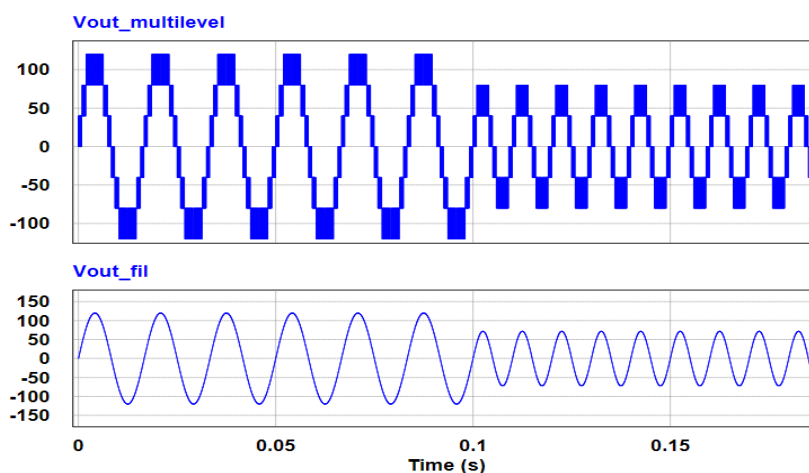
Fig. 11. THD:a) Señal multinivel y b) Señal de salida.

En la tabla 4 se tiene el THD obtenida hasta el noveno armónico de la señal de salida.

**Tabla 4. THD de la señal de salida.**

Armónico	Fundamental	2°	3°	4°	5°	6°	7°	8°	9°
THD	119.987	0.103	0.047	0.038	0.032	0.024	0.023	0.017	0.021

Se realizó un cambio a la señal de referencia tanto en amplitud y frecuencia para observar como el control sigue a la señal de referencia ante posibles perturbaciones que se tengan en el sistema. El control se ajusta eficazmente a la perturbación, cambiando la señal de referencia de amplitud de 120 a 72 V y la frecuencia de 60 a 100 Hz, (ver Fig. 12).

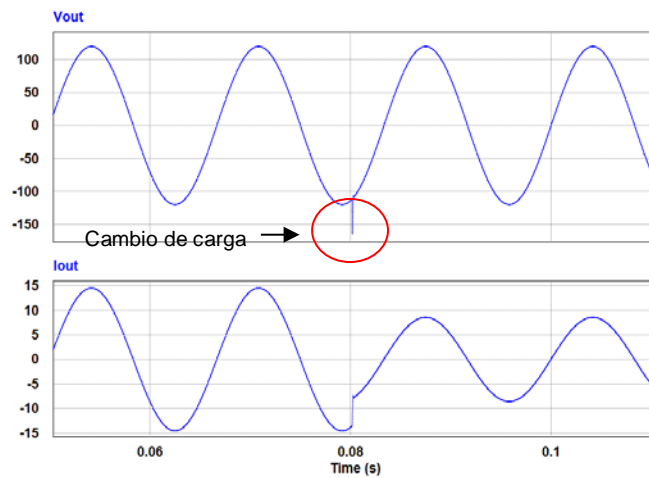


**Fig. 12. Señal multinivel y señal filtrada ante un cambio de amplitud-frecuencia.**

Un aspecto importante de la técnica de control de modulación que se propone es que el sistema se encuentra en lazo cerrado, por lo que se le aplicó un cambio de carga puramente resistiva en el que se busca mantener controlada la tensión de salida del



inversor multinivel. En la figura 13 se observa el comportamiento al cambio de carga resistiva a la cual fue operado el inversor, el cambio que se realizó fue de 14 a  $8.23\Omega$  y viceversa, en ambos casos se aprecia que la forma de onda de salida de la tensión se mantiene regulada mientras que la forma de onda de la corriente es la que se modifica debido a la dinámica al cambio de carga. Frente al cambio de un valor óhmico menor a un valor mayor en la forma de onda de salida de la tensión se presenta un mayor pico.



a)



b)

**Fig. 13. Dinámica al cambio de carga a) de  $8.23$  a  $14\Omega$  y b) de  $14$  a  $8.23 \Omega$ .**

## 5. Conclusión

En este artículo se presenta una nueva técnica de control de modulación para los MLI's, por lo que el algoritmo se implementó en una máquina de estados para modular al FCMLI de tres niveles. La gran característica de la técnica propuesta es que incluye en un mismo control tanto la modulación del FCMLI así como la regulación de la tensión de salida. De esta manera se realizaron simulaciones en donde se comprobó que el control responde muy bien ante cambios en la señal de referencia tanto en amplitud y frecuencia, además presenta una buena dinámica ante el cambio de cargas resistivas. Otro punto muy importante es la reducción de la distorsión armónica total que se obtuvo en la señal de salida. Por lo que ahora se seguirá desarrollando esta técnica para poder implementarlo también en los inversores multinivel alimentados en corriente y posteriormente desarrollar los prototipos.

## 6. Referencias

- [1] Mittal, N.; Singh, B.; Singh, S.P.; "Multilevel Inverters: A Literature Survey on Topologies and Control Strategies," Power, Control and Embedded Systems (ICPCES) 2<sup>nd</sup> International Conference on, pp. 1-11, 2012.
- [2] Panagis, P.; Stergiopoulos, F.; Marabeas, P.; Manias, S.; "Comparison of State of the Art Multilevel Inverters," Power Electronics Specialists Conference. PESC.IEEE, pp. 4296- 4301, 2008.
- [3] Keith Corzine, "Multilevel Converter" The Power Electronics Handbook, Universidad de Wisconsin-Milwaukee, Capítulo 6, 2002.
- [4] A. Nabae, I. Takahashi, H. Akagi, "A new Neutral-Point-Clampend PWM Inverter," IEEE Trans. Ind. Applicat, Vol. IA-17, No. 5, pp. 518-523, Sep/Oct. 1981.

- [5] Bahravar, S.; Babaei, E.; Hosseini, S.H.; “New Cascade Multilevel Inverter Topology with Reduced Variety of Magnitudes of DC Voltage Sources,” *Power Electronics (IICPE)*, IEEE 5<sup>th</sup> India International Conference on, pp. 1-6, 2012.
- [6] Kobrle, P.; Pavelka, J.; “Analysis of Permissible State of Flying Capacitors Multilevel Inverter Switch,” *Power Electronics and Motion Control Conference (EPE/PEMC)*, 14<sup>th</sup> International, pp. T3-42-T3-45, 2010.
- [7] Pharne I.D., Bhosale Y.N., “A Review on Multilevel Inverter Topology”, *Power, Energy and Control (ICPEC)*, International Conference on, pp. 700-703, 2013.
- [8] P.K. Chaturvedi, S. Jain, P. Agarwal, “Reduced switching loss pulse width modulation technique for three-level diode clamped inverter”, Published in *IET Power Electronics*, Vol. 4, Iss. 4, pp. 393–399, 2011.
- [9] Behzad Vafakhah, John Salmon, and Andrew M. Knight, “A New Space-Vector PWM With Optimal Switching Selection for Multilevel Coupled Inductor Inverters”, *IEEE Trans. On Industrial Electronics*, Vol. 57, No. 7, pp. 2354-2364, July 2010.
- [10] Aneesh Mohamed A. S., Anish Gopinath, and M. R. Baiju, “A Simple Space Vector PWM Generation Scheme for Any General n-Level Inverter”, *IEEE Trans. On Industrial Electronics*, Vol. 56, No. 5, pp. 1649-1656, May 2009.
- [11] Amit Kumar Gupta, and Ashwin M. Khambadkone, “A General Space Vector PWM Algorithm for Multilevel Inverters, Including Operation in Over modulation Range”, *IEEE Trans. On Power Electronics*, Vol. 22, No. 2, pp. 517-526, March 2007.
- [12] Wanmin Fei, Xiaoli Du, and Bin Wu, “A Generalized Half-Wave Symmetry SHE-PWM Formulation for Multilevel Voltage Inverters”, *IEEE Trans. On Industrial Electronics*, Vol. 57, No. 9, pp. 3030-3038, Sept. 2010.
- [13] Fanghua Zhang, and Yangguang Yan, “Selective Harmonic Elimination PWM Control Scheme on a Three-Phase Four-Leg Voltage Source Inverter”, *IEEE Trans. On Power Electronics*, Vol. 24, No.7, pp.1682-1689, July 2009.

- [14] R.N. Ray, D. Chatterjee, and S.K. Goswami, "Harmonics elimination in a multilevel inverter using the particle swarm optimisation technique", Published in *IET Power Electronics*, Vol. 2, Iss. 6, pp. 646–652, 2008.
- [15] José Rodríguez, Luis Morán, Jorge Pontt, Pablo Correa, and Cesar Silva, "A High-Performance Vector Control of an 11-Level Inverter", *IEEE Trans. On Industrial Electronics*, Vol. 50, No. 1, pp. 80-85, Feb. 2003.

## **7. Autores**

Ing. Francisco Javier Chavero Ramírez obtuvo el título de Ingeniero en Mecatrónica por la Universidad Tecnológica del Norte de Guanajuato en 2012, estudia actualmente la Maestría en Ciencias en Ingeniería Electrónica en el Instituto Tecnológico de Celaya.

M.C. Héctor Juan Carlos López Tapia obtuvo el título de Ingeniero Electrónico y el grado de Maestro en Ciencias en Ingeniería Electrónica por el Instituto Tecnológico de Celaya, actualmente es docente en el Instituto Tecnológico de Celaya.

Dr. Nimrod Vázquez Nava obtuvo el título de Ingeniero en Electrónica por el Instituto Tecnológico de Celaya en 1994, los grados de Maestro en Ciencias en Ingeniería Electrónica y Doctor en Ciencias en Ingeniería Electrónica por el cenidet en 1997 y 2003 respetivamente, actualmente es Profesor-Investigador en el Instituto Tecnológico de Celaya e Investigador nivel 1 en el SIN.